

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

11046 U.S. PTO  
10/052706  
01/17/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 1月29日

出 願 番 号

Application Number:

特願2001-019503

出 願 人

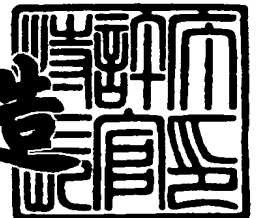
Applicant(s):

コニカ株式会社

2001年12月21日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3110171

【書類名】 特許願

【整理番号】 DTM00486

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/225

【発明者】

    【住所又は居所】 東京都八王子市石川町 2 9 7 0 番地 コニカ株式会社内

    【氏名】 高山 淳

【発明者】

    【住所又は居所】 東京都日野市さくら町 1 番地 コニカ株式会社内

    【氏名】 鷹羽 哲史

【特許出願人】

    【識別番号】 000001270

    【住所又は居所】 東京都新宿区西新宿 1 丁目 2 6 番 2 号

    【氏名又は名称】 コニカ株式会社

    【代表者】 植松 富司

【手数料の表示】

    【予納台帳番号】 012265

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮影装置及び撮像素子

【特許請求の範囲】

【請求項 1】 被写体を照明する発光装置と、複数の画素を 2 次元的に配置した撮像素子とを有し、被写体を撮影するための撮影装置において、

前記撮像素子において、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第 1 群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第 2 群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第 2 群の画素に蓄積された電荷が閾値を超えたことに応じて、前記発光装置の発光の停止が行われることを特徴とする撮影装置。

【請求項 2】 複数の画素を 2 次元的に配置した撮像素子を有し、被写体を撮影するための撮影装置において、

前記撮像素子において、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第 1 群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第 2 群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第 2 群の画素に蓄積された電荷が閾値を超えたことに応じて、前記第 1 群の画素の電荷蓄積の中止、及び前記第 1 群の画素に蓄積された電荷の排出の少なくとも一方が行われることを特徴とする撮影装置。

【請求項 3】 前記撮像素子は、特定のトリガ信号に応じて特定の画素より電荷を排出するようになっていることを特徴とする請求項 1 又は 2 に記載の撮影装置。

【請求項 4】 前記第 2 群の画素の位置に対応する画像データは、前記第 2 群の画素の周囲に位置する前記第 1 群の画素の画像データに基づいて求められることを特徴とする請求項 1 乃至 3 のいずれかに記載の撮影装置。

【請求項 5】 前記第 2 群の画素は、前記第 1 群の画素の一部であることを

特徴とする請求項 1 乃至 4 のいずれかに記載の撮影装置。

【請求項 6】 前記撮像素子は、前記第 2 群の画素に蓄積された電荷が閾値を超えたか否か判断する判断部を有することを特徴とする請求項 1 乃至 5 のいずれかに記載の撮影装置。

【請求項 7】 前記撮像素子は、前記第 2 群の画素に蓄積された電荷を外部に出力する出力端子を有することを特徴とする請求項 1 乃至 6 のいずれかに記載の撮影装置。

【請求項 8】 前記第 2 群の画素が 3 つ以上ある場合、そのうち一つの画素に蓄積された電荷の値が、他の画素に蓄積された電荷の平均値に対して、所定値以上高かった場合には、電荷の値が高かった画素の電荷を除外して、前記閾値と比較することを特徴とする請求項 1 乃至 7 のいずれかに記載の撮影装置。

【請求項 9】 前記第 2 群の画素に蓄積された電荷は、同時に排出されることを特徴とする請求項 1 乃至 8 のいずれかに記載の撮影装置。

【請求項 10】 前記第 2 群の画素に蓄積された電荷は、クロックに応じて排出されることを特徴とする請求項 1 乃至 9 のいずれかに記載の撮影装置。

【請求項 11】 前記第 2 群の画素に蓄積された電荷は、排出されることなく、その量が検出できるようになっていることを特徴とする請求項 1 乃至 10 のいずれかに記載の撮影装置。

【請求項 12】 前記第 2 群の画素に対し、順次トリガ信号を付与することによって、前記トリガ信号を付与した順に、蓄積された電荷を排出することを特徴とする請求項 1 乃至 11 のいずれかに記載の撮影装置。

【請求項 13】 前記第 2 群の画素は、電荷蓄積部を少なくとも 2 つ有することを特徴とする請求項 1 乃至 12 のいずれかに記載の撮影装置。

【請求項 14】 前記第 2 群の画素は、撮影画面に対応する中央寄りに配置されていることを特徴とする請求項 1 乃至 13 のいずれかに記載の撮影装置。

【請求項 15】 前記第 2 群の画素に蓄積された電荷は、撮影画面に対応する中央側の画素から順に排出されることを特徴とする請求項 1 乃至 14 のいずれかに記載の撮影装置。

【請求項 16】 被写体を照明する発光装置を備えた撮影装置に用いる、複

数の画素を２次元的に配置した撮像素子であって、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第１群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第２群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第２群の画素に蓄積された電荷が閾値を超えたことに応じて、前記発光装置の発光の停止が行われることを特徴とする撮像素子。

【請求項１７】 複数の画素を２次元的に配置した撮像素子であって、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第１群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第２群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第２群の画素に蓄積された電荷が閾値を超えたことに応じて、前記第１群の画素の電荷蓄積の中止、及び前記第１群の画素に蓄積された電荷の排出の少なくとも一方が行われることを特徴とする撮像素子。

【請求項１８】 前記撮像素子は、特定のトリガ信号に応じて特定の画素より電荷を排出するようになっていることを特徴とする請求項１６又は１７に記載の撮像素子。

【請求項１９】 前記第２群の画素の位置に対応する画像データは、前記第２群の画素の周囲に位置する前記第１群の画素の画像データに基づいて求められることを特徴とする請求項１６乃至１８に記載の撮像素子。

【請求項２０】 前記第２群の画素は、前記第１群の画素の一部であることを特徴とする請求項１６乃至１９のいずれかに記載の撮像素子。

【請求項２１】 前記撮像素子は、前記第２群の画素に蓄積された電荷が閾値を超えたか否か判断する判断部を有することを特徴とする請求項１６乃至２０のいずれかに記載の撮像素子。

【請求項２２】 前記撮像素子は、前記第２群の画素に蓄積された電荷を外部に出力する出力端子を有することを特徴とする請求項１６乃至２１のいずれか

に記載の撮像素子。

【請求項 2 3】 前記第 2 群の画素が 3 つ以上ある場合、そのうち一つの画素に蓄積された電荷の値が、他の画素に蓄積された電荷の平均値に対して、所定値以上高かった場合には、電荷の値が高かった画素の電荷を除外して、前記閾値と比較することを特徴とする請求項 1 6 乃至 2 2 のいずれかに記載の撮像素子。

【請求項 2 4】 前記第 2 群の画素に蓄積された電荷は、同時に排出されることを特徴とする請求項 1 6 乃至 2 3 のいずれかに記載の撮像素子。

【請求項 2 5】 前記第 2 群の画素に蓄積された電荷は、クロックに応じて排出されることを特徴とする請求項 1 6 乃至 2 4 のいずれかに記載の撮像素子。

【請求項 2 6】 前記第 2 群の画素に蓄積された電荷は、排出されることなく、その量が検出できるようになっていることを特徴とする請求項 1 6 乃至 2 5 のいずれかに記載の撮像素子。

【請求項 2 7】 前記第 2 群の画素に対し、順次トリガ信号を付与することによって、前記トリガ信号を付与した順に、蓄積された電荷を排出することを特徴とする請求項 1 6 乃至 2 6 のいずれかに記載の撮像素子。

【請求項 2 8】 前記第 2 群の画素は、電荷蓄積部を少なくとも 2 つ有することを特徴とする請求項 1 6 乃至 2 7 のいずれかに記載の撮像素子。

【請求項 2 9】 前記第 2 群の画素は、撮影画面に対応する中央寄りに配置されていることを特徴とする請求項 1 6 乃至 2 8 のいずれかに記載の撮像素子。

【請求項 3 0】 前記第 2 群の画素に蓄積された電荷は、撮影画面に対応する中央側の画素から順に排出されることを特徴とする請求項 1 6 乃至 2 9 のいずれかに記載の撮像素子。

【請求項 3 1】 2 次元的に配置された複数の画素と、  
前記画素の間に配置された受光素子とからなり、  
前記受光素子は、2 つ以上の画素にわたってライン状に配置されていることを特徴とする撮像素子。

【請求項 3 2】 2 次元的に配置された複数の画素からなる撮像部と、  
前記撮像部に対して被写体像を結像させる撮影レンズと、  
前記撮像部の外側に配置された受光素子と、

前記撮影レンズから前記撮像素子に向かう前記被写体からの反射光の一部を前記受光素子まで導光する光学系と、を有することを特徴とする撮影装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、撮影装置及び撮像素子に関し、さらに詳しくは、固体撮像素子の電子シャッター機能、光検出機能を利用して露光量を制御できるようにした電子スチルカメラ等の静止画撮影装置、及びそれに用いる撮像素子に関する。

【0002】

【従来の技術】

近年における電子技術の発達により、光学像を画像データに変換して記憶できるデジタルスチルカメラの如き電子スチルカメラが開発され市販されている。ところで、屋内や夜間などの撮影時に、被写体から十分な反射光が得られない場合を想定し、一般的な電子スチルカメラにおいては、自動調光ストロボが備えられている。

【0003】

自動調光ストロボは、ストロボ或いはレンズに近接して、フォトダイオードなどの受光素子を設け、発光した光が被写体から反射したときに、この反射光量を検出し、適正量になった時点でストロボ光の発光を停止させることにより露光量を制御するものである。

【0004】

尚、特公平6-87582号公報、特公平6-71323号公報に記載のカメラの様に、ストロボ光の反射光量の検出は専用の受光素子で行うが、露光の制御はストロボ光の発光停止ではなく、撮像素子での電子シャッターの動作により行っている例もある。

【0005】

【発明が解決しようとする課題】

ところで、自動調光ストロボを設ける場合、ストロボ光の発光部以外に、受光素子を、電子スチルカメラの前面に配置する必要があり、その設置スペースを適

切に確保しなくてはならないという問題がある。特に、製品のコンパクト化促進やデザイン優先の思想が主流となりつつあることから、小さな部品といえども、設置スペースを確保することは益々困難な状況になりつつある。又、受光素子以外にも、ストロボ光を停止させるためにストロボ発光管に加わる電圧をショートさせるための半導体素子が必要となり、これらの要素を用いることで製品コストが増大する。

## 【 0 0 0 6 】

更に、上述した公報に記載の技術で、固体撮像素子で露光制御を行う場合には、ストロボ発光を停止させるための半導体素子が不要となるものの、少なくとも受光素子は必要であり、従って、上述した設置スペース確保の問題やコストの問題は残存する。

## 【 0 0 0 7 】

また、受光素子を使った場合、取り付け精度のばらつきにより入射角度や入射方向が変化し、実際の撮像する範囲と、ストロボ光検出範囲がずれてしまうことがあり、手間のかかる調整を行わないと正確な調光が困難となるという問題もある。

## 【 0 0 0 8 】

本発明は、かかる従来技術の問題点に鑑みてなされたものであり、必要な部品数や調整工数を減少させることにより、コストが低く、デザインの的にも制約の少ない又誤差の小さい調光の可能な撮影装置及びそれに用いる撮像素子を提供することを目的とする。

## 【 0 0 0 9 】

## 【課題を解決するための手段】

第 1 の本発明の撮影装置は、

被写体を照明する発光装置と、複数の画素を 2 次元的に配置した撮像素子とを有し、被写体を撮影するための撮影装置において、

前記撮像素子において、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第 1 群の画素は、被写体像を画像データに変換するために用い



られ、前記撮像素子の第 2 群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第 2 群の画素に蓄積された電荷が閾値を超えたことに応じて、前記発光装置の発光の停止が行われることを特徴とする。

【 0 0 1 0 】

第 2 の本発明の撮影装置は、

複数の画素を 2 次元的に配置した撮像素子を有し、被写体を撮影するための撮影装置において、

前記撮像素子において、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第 1 群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第 2 群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第 2 群の画素に蓄積された電荷が閾値を超えたことに応じて、前記第 1 群の画素の電荷蓄積の中止、及び前記第 1 群の画素に蓄積された電荷の排出の少なくとも一方が行われることを特徴とする。

【 0 0 1 1 】

第 3 の本発明の撮像素子は、

被写体を照明する発光装置を備えた撮影装置に用いる、複数の画素を 2 次元的に配置した撮像素子であって、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第 1 群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第 2 群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第 2 群の画素に蓄積された電荷が閾値を超えたことに応じて、前記発光装置の発光の停止が行われることを特徴とする。

【 0 0 1 2 】

第 4 の本発明の撮像素子は、

複数の画素を 2 次元的に配置した撮像素子であって、他の画素からの電荷の排

出を待たずに、任意の画素より電荷を排出可能な構造を持ち、

前記撮像素子の第 1 群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第 2 群の画素は、被写体からの反射光の量を検出するために用いられ、

前記第 2 群の画素に蓄積された電荷が閾値を超えたことに応じて、前記第 1 群の画素の電荷蓄積の中止、及び前記第 1 群の画素に蓄積された電荷の排出の少なくとも一方が行われることを特徴とする。

#### 【 0 0 1 3 】

第 5 の本発明の撮像素子は、

2 次元的に配置された複数の画素と、

前記画素の間に配置された受光素子とからなり、

前記受光素子は、2 つ以上の画素にわたってライン状に配置されていることを特徴とする。

#### 【 0 0 1 4 】

第 6 の本発明の撮影装置は、

2 次元的に配置された複数の画素からなる撮像部と、

前記撮像部に対して被写体像を結像させる撮影レンズと、

前記撮像部の外側に配置された受光素子と、

前記撮影レンズから前記撮像部に向かう前記被写体からの反射光の一部を前記受光素子まで導光する光学系と、を有することを特徴とする。

#### 【 0 0 1 5 】

#### 【作用】

第 1 の本発明の撮影装置は、被写体を照明する発光装置と、複数の画素を 2 次元的に配置した撮像素子とを有し、被写体を撮影するための撮影装置において、前記撮像素子において、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、前記撮像素子の第 1 群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第 2 群の画素は、被写体からの反射光の量を検出するために用いられ、前記第 2 群の画素に蓄積された電荷が閾値を超えたことに応じて、前記発光装置の発光の停止が行われるので、従来技

術のごとく専用の受光素子や、その光学系を別個に設けることなく発光装置の発光制御が行えるようになり、それにより撮影装置のコンパクト化を図れ、デザイン設計の自由度が広がると共に、コストを低減させることが可能となる。尚、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持つ撮像素子とは、例えばCMOS型撮像素子をいうが、それに限られない。

## 【 0 0 1 6 】

第2の本発明の撮影装置は、複数の画素を2次元的に配置した撮像素子を有し、被写体を撮影するための撮影装置において、前記撮像素子において、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、前記撮像素子の第1群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第2群の画素は、被写体からの反射光の量を検出するために用いられ、前記第2群の画素に蓄積された電荷が閾値を超えたことに応じて、前記第1群の画素の電荷蓄積の中止、及び前記第1群の画素に蓄積された電荷の排出の少なくとも一方が行われるので、従来技術のごとく専用の受光素子や、その光学系を別個に設けることなく露光制御が行えるようになり、それにより撮影装置のコンパクト化を図れ、デザイン設計の自由度が広がると共に、コストを低減させることが可能となる。

## 【 0 0 1 7 】

更に、前記撮像素子が、特定のトリガ信号に応じて特定の画素より電荷を排出するようになっていると好ましい。

## 【 0 0 1 8 】

又、前記第2群の画素の位置に対応する画像データを、前記第2群の画素の周囲に位置する前記第1群の画素の画像データに基づいて求めると、撮影により得られる画像の画質を高く維持できる。

## 【 0 0 1 9 】

更に、前記第2群の画素が、前記第1群の画素の一部である、すなわち前記第2群の画素からも画像データを取得できると、より高画質な画像を形成することができる。

## 【 0 0 2 0 】

更に、前記撮像素子が、前記第 2 群の画素に蓄積された電荷が閾値を超えたか否か判断する判断部を有すると、ワンチップで撮像素子を構成できるため、設計の自由度が向上する。このときの閾値は、外部より設定が可能であると好ましい。

#### 【0021】

又、前記撮像素子が、前記第 2 群の画素に蓄積された電荷を外部に出力する出力端子を有すると好ましい。

#### 【0022】

更に、前記第 2 群の画素が 3 つ以上ある場合、そのうち一つの画素に蓄積された電荷の値が、他の画素に蓄積された電荷の平均値に対して、所定値以上高かった場合には、電荷の値が高かった画素の電荷を除外して、前記閾値と比較すると、ライトのような発光する被写体による高輝度のデータを除外して、露光制御を行えるので、より精度の高い露光制御が可能となる。

#### 【0023】

又、前記第 2 群の画素に蓄積された電荷は、同時に排出されると、露光制御を迅速に行え、又制御がシンプルになるので好ましい。

#### 【0024】

更に、前記第 2 群の画素に蓄積された電荷は、クロックに応じて排出されると、排出用の配線を少なくすることができ、コスト低減を図れる。

#### 【0025】

又、前記第 2 群の画素に蓄積された電荷は、排出されることなく、その量が検出できるようになっていると、リアルタイムで被写体輝度を検出できるため好ましい。

#### 【0026】

更に、前記第 2 群の画素に対し、順次トリガ信号を付与することによって、前記トリガ信号を付与した順に、蓄積された電荷を排出すると、任意の順序で電荷を排出できる。

#### 【0027】

又、前記第 2 群の画素は、例えばストロブ発光前の画像電荷と、発光後の画像

電荷を別々に記録するために、電荷蓄積部を少なくとも2つ有すると好ましい。

【0028】

更に、前記第2群の画素は、撮影画面に対応する中央寄りに配置されていると、中央に位置することが多い主要被写体に関して、適切な露光制御を行うことができる。

【0029】

又、前記第2群の画素に蓄積された電荷は、撮影画面に対応する中央側の画素から順に排出されると、中央に位置することが多い主要被写体に関して、迅速に露光制御を行うことができる。

【0030】

第3の本発明の撮像素子は、被写体を照明する発光装置を備えた撮影装置に用いる、複数の画素を2次元的に配置した撮像素子であって、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、前記撮像素子の第1群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第2群の画素は、被写体からの反射光の量を検出するために用いられ、前記第2群の画素に蓄積された電荷が閾値を超えたことに応じて、前記発光装置の発光の停止が行われるので、従来技術のごとく専用の受光素子や、その光学系を別個に設けることなく発光装置の発光制御が行えるようになり、それにより撮影装置のコンパクト化を図れ、デザイン設計の自由度が広がると共に、コストを低減させることが可能となる。

【0031】

第4の本発明の撮像素子は、複数の画素を2次元的に配置した撮像素子であって、他の画素からの電荷の排出を待たずに、任意の画素より電荷を排出可能な構造を持ち、前記撮像素子の第1群の画素は、被写体像を画像データに変換するために用いられ、前記撮像素子の第2群の画素は、被写体からの反射光の量を検出するために用いられ、前記第2群の画素に蓄積された電荷が閾値を超えたことに応じて、前記第1群の画素の電荷蓄積の中止、及び前記第1群の画素に蓄積された電荷の排出の少なくとも一方が行われるので、従来技術のごとく専用の受光素子や、その光学系を別個に設けることなく露光制御が行えるようになり、それに

より撮影装置のコンパクト化を図れ、デザイン設計の自由度が広がると共に、コストを低減させることが可能となる。

【 0 0 3 2 】

更に、前記撮像素子が、特定のトリガ信号に応じて特定の画素より電荷を排出するようになっていると好ましい。

【 0 0 3 3 】

又、前記第 2 群の画素の位置に対応する画像データを、前記第 2 群の画素の周囲に位置する前記第 1 群の画素の画像データに基づいて求めると、撮影により得られる画像の画質を高く維持できる。

【 0 0 3 4 】

更に、前記第 2 群の画素が、前記第 1 群の画素の一部である、すなわち前記第 2 群の画素からも画像データを取得できると、より高画質な画像を形成することができる。

【 0 0 3 5 】

更に、前記撮像素子が、前記第 2 群の画素に蓄積された電荷が閾値を超えたか否か判断する判断部を有すると、ワンチップで撮像素子を構成できるため、設計の自由度が向上する。このときの閾値は、外部より設定が可能であると好ましい。

【 0 0 3 6 】

又、前記撮像素子が、前記第 2 群の画素に蓄積された電荷を外部に出力する出力端子を有すると好ましい。

【 0 0 3 7 】

更に、前記第 2 群の画素が 3 つ以上ある場合、そのうち一つの画素に蓄積された電荷の値が、他の画素に蓄積された電荷の平均値に対して、所定値以上高かった場合には、電荷の値が高かった画素の電荷を除外して、前記閾値と比較すると、ライトのような発光する被写体による高輝度のデータを除外して、露光制御を行えるので、より精度の高い露光制御が可能となる。

【 0 0 3 8 】

又、前記第 2 群の画素に蓄積された電荷は、同時に排出されると、露光制御を

迅速に行え、又制御がシンプルになるので好ましい。

【 0 0 3 9 】

更に、前記第 2 群の画素に蓄積された電荷は、クロックに応じて排出されると、排出用の配線を少なくすることができ、コスト低減を図れる。

【 0 0 4 0 】

又、前記第 2 群の画素に蓄積された電荷は、排出されることなく、その量が検出できるようになっていると、リアルタイムで被写体輝度を検出できるため好ましい。

【 0 0 4 1 】

更に、前記第 2 群の画素に対し、順次トリガ信号を付与することによって、前記トリガ信号を付与した順に、蓄積された電荷を排出すると、任意の順序で電荷を排出できる。

【 0 0 4 2 】

又、前記第 2 群の画素は、例えばストロボ発光前の画像電荷と、発光後の画像電荷を別々に記録するために、電荷蓄積部を少なくとも 2 つ有すると好ましい。

【 0 0 4 3 】

更に、前記第 2 群の画素は、撮影画面に対応する中央寄りに配置されていると、中央に位置することが多い主要被写体に関して、適切な露光制御を行うことができる。

【 0 0 4 4 】

又、前記第 2 群の画素に蓄積された電荷は、撮影画面に対応する中央側の画素から順に排出されると、中央に位置することが多い主要被写体に関して、迅速に露光制御を行うことができる。

【 0 0 4 5 】

第 5 の本発明の撮像素子によれば、2 次元的に配置された複数の画素と、前記画素の間に配置された受光素子とからなり、前記受光素子は、2 つ以上の画素にわたってライン状に配置されているので、前記受光素子から信号を取り出すための配線を短縮でき、構成の簡素化を図れる。

【 0 0 4 6 】

第6の本発明の撮像素子によれば、2次元的に配置された複数の画素からなる撮像部と、前記撮像部に対して被写体像を結像させる撮影レンズと、前記撮像部の外側に配置された受光素子と、前記撮影レンズから前記撮像部に向かう前記被写体からの反射光の一部を前記受光素子まで導光する光学系と、を有するので、前記受光素子用のレンズを撮影レンズと兼用できるため、構成の簡素化、及び撮影装置のデザインの自由度の向上を図ることができる。尚、受光素子とは、フォトダイオードやフォトランジスタを含むが、画素又は画素の集合であっても良い。

## 【 0 0 4 7 】

尚、本発明にかかる撮像素子において、第2群の画素は、出力信号（蓄積された電荷）が排出され放しの状態、つまり画素画幅数の場合、同時にON（排出状態）にしておくか、または、高速で定期的にアクセスすることで出力を取り出すことが考えられる。第2群の画素が複数ある場合は、高速で画素を切り替えながらスキャンしていくとよい。これを一箇所または複数箇所を検出していて、例えばストロボ発光が行われた場合、発光直後からの短時間の出力変化を、第2群の画素の電荷を検出することにより観測して、ある閾値を越えたところでストロボ光の発光を停止させるための信号を出力する。第2群の画素を露光制御用として用いるならば、あとで欠陥画素と同様に周辺の画素から補間することができる。

## 【 0 0 4 8 】

2次元に並んだ画素の一部を利用する以外に、露光制御用データ取得専用の第2群の画素を撮像部内に設けることも考えられる。例えば画素と画素の間に受光素子を設けた場合、画質への影響は少なくなるが、配線領域が増える等の問題がある。撮像部の周囲に画素又は受光素子を配置することも考えられる。また、単独の画素の代わりに、ライン状に並んだ受光素子を設けることも考えられる。第2群の画素に蓄積された電荷を、露光制御用データと画像データとに分けることも考えられる。このとき画素の出力は、画像データ取り出し用の画素の出力より小さくなるが、これを増幅した方が、周囲の画素から補間して求めるよりも画質の劣化が小さくなるという利点がある。



## 【 0 0 4 9 】

更に、非破壊読み出しができる素子構造を持った画素（すなわち電荷排出を行わずとも蓄積された電荷量を求めることができる画素）であれば、露光制御用データ取得のために設けられた第2群の画素の信号も、画像データとして利用することができる。この場合は、例えばストロボ発光前に読み出したデータと発光後に読み出したデータを比較し、予め設定した調光レベルを越えたときに露光を終了させると好ましい。

## 【 0 0 5 0 】

又、第1群の画素の一部を、第2群の画素として利用する場合、特定の第1群の画素を固定して利用する場合と、任意の第1群の画素を選んで、適応的に第2群の画素として用いる場合とがある。特定の第1群の画素に固定する場合、または専用に第2群の画素を設ける場合は、色フィルタを載せない、或いはストロボ光源等に適したフィルタを載せることができる。色フィルタに関しては、RGBフィルタを採用した画素であれば、RGBフィルタをそれぞれある一定の割合になるように受光素子を選ぶことにより、受光素子としての分光感度特性を確保できる。例えば、隣接する4画素を受光素子として利用する手法がある。このときRGB画素の比率を変えることで、受光素子の分光感度特性を変えることもできる。

## 【 0 0 5 1 】

## 【発明の実施の形態】

以下、図面を参照して本実施の形態を説明する前に、CMOS型撮像素子の概略について説明する。図1は、CMOS型撮像素子の等価回路図である。図1において、単一の画素50のみが示されているが、かかる画素50は二次元的に配列されてなるものである。画素50の外側に、タイミングジェネレータ51、垂直シフトレジスタ52、水平シフトレジスタ53、出力アンプ54などの回路が構成されている。垂直シフトレジスタ52は、走査線を選択するレジスタであり、水平シフトレジスタ53は、同一走査線内の画素50を選択するレジスタである。タイミングジェネレータ51は、これらを含めたセンサ全体を制御する。尚、上記構成以外にも、CDS回路、ADコンバータ、さらには信号処理回路等も

組み込む事が考えられる。

【0052】

タイミングジェネレータ51内部の設定は、シリアル通信により外部から行うことができる。図1では、コマンドの入力のみが矢視されているが、2線あるいは3線式のシリアル通信を想定している。このシリアル通信により、タイミングジェネレータ51内部のレジスタの設定、変更等を行うことができる。露光制御信号として、このシリアル通信とは別に専用の端子(TRG1, TRG2)を設けてあるので、かかる端子を介して送信されることとなる。

【0053】

撮像素子の制御の方法としては幾つかが考えられるが、一つの方法は、トリガ信号TRG1のパルスの立ち上がりで露光を開始し、パルスの立ち下がりで露光を終了するというものである。ストロボを発光させた場合は、適正露光量になった時点でトリガ信号TRG2が立ち上がると、その時点で露光が終了するようになっている。

【0054】

より具体的に、各部の動作について説明すると、図1において、画素50における掃き出し動作受光は、MOSトランジスタQ2を介して電源Vrst1に接続されている光センサ部(すなわちフォトダイオード)D1で行われる。フォトダイオードD1の電荷を掃き出すときは、タイミングジェネレータ51の出力信号RG1を制御し、トランジスタQ2をONすることにより電源Vrst1に電荷を掃き出すようにする。全画素のMOSトランジスタQ2をONすることにより、全フォトダイオードの電荷が掃き出され、トランジスタQ2をOFFした時点から露光が開始される。かかる部分が電荷排出部に相当する。

【0055】

電荷転送のため、更にフォトダイオードD1は、MOSトランジスタQ1を介してキャパシタC1に接続されている。この部分が電荷蓄積部に相当する。タイミングジェネレータ51の出力信号SGを制御し、全画素のMOSトランジスタQ1をONすることにより、フォトダイオードD1の電荷をキャパシタC1に転送する。更に、トランジスタQ1をOFFすることにより露光が終了する。

## 【 0 0 5 6 】

次に、電荷の読み出しについて説明する。各画素のキャパシタC1に蓄積した電荷は、MOSトランジスタQ5をONすることにより、トランジスタQ4を介して1画素（または1ライン）づつ外部に読み出される。画素の選択は、垂直シフトレジスタ52、水平シフトレジスタ53でアドレスを指定することにより行う。すなわち、アドレス指定された画素のみから電荷を読み出すことが出来る。このとき電荷をそのまま読み出すことも可能であるが、ノイズの影響を受けやすいので、本実施の形態においては、一旦電圧に変換して出力している。

## 【 0 0 5 7 】

その後、電荷蓄積部のリセットが成される。より具体的には、読み出しが終了した後、次の撮影が開始されるまでの間に、MOSトランジスタQ3を同時にONすることにより、キャパシタC1の電荷を電源Vrst2に掃き出す（クリアする、すなわち電源Vrst2にリセットする）ことができる。このとき全画素同時に行えば、画素間の暗電流ノイズ量を等しくできるので望ましいが、ノイズ量発生が十分小さい場合は、読み出しが終わったあと1画素づつ行っても良い。かかる電荷は、出力部のアンプ53で電流増幅して出力される。

## 【 0 0 5 8 】

フォトダイオードD1のリセット機能は省略可能である。その場合、トランジスタQ2を省略することになる。この場合キャパシタC1に電荷を転送することで、フォトダイオードD1をクリアしてそこから露光を開始することができる。キャパシタC1に転送された電荷は、露光期間中に読み出されて捨てられることになる。

## 【 0 0 5 9 】

更に変形例として、不揮発性メモリ（電荷蓄積部）を設けている場合について説明する。不揮発性でない電荷蓄積部と、不揮発性の電荷蓄積部とを備えた撮像素子では、まず不揮発性でない電荷蓄積部に光センサ部から全画素同時に電荷を転送し、その後1画素ずつ順次不揮発性の電荷蓄積部に電荷を転送すると良い。これは、一般にフラッシュメモリなどは書き込み速度が遅く、書き込みに時間がかかるので、書き込みのタイミングを合わせるためである。

## 【 0 0 6 0 】

図 2 は、図 1 の撮像素子を含む撮像素子回路 2 0 の概略構成図である。図 1 に示す画素 5 0 を 2 次元的に配列してなる撮像部 5 4 の各画素 5 0 (図 1) は、上述したように、MPU 2 7 から制御信号を受ける撮像素子制御回路 2 3 (タイミングジェネレータを含む) に制御される垂直シフトレジスタ 5 2 と水平シフトレジスタ 5 3 とにより、各々制御されて動作するようになっている。

## 【 0 0 6 1 】

本実施の形態においては、画素 5 0 の一部は、露光制御のために被写体からの反射光を検出する画素 (第 2 群の画素) であり、残りの画素 (第 1 群の画素) が、被写体像を画像データに変換する機能を有する。従って、第 1 群の画素からの出力信号は、出力端子 5 5 a を経て出力アンプ 5 5 により増幅されて、撮像素子回路 2 0 の外部へと出力され、第 2 群の画素からの出力信号は、出力端子 5 6 a を経て出力アンプ 5 6 により増幅され、コンパレータ 7 で、所定の調光レベル (閾値) と比較され、その結果が撮像素子回路 2 0 の外部へと出力されるようになっている。図 2 に示すように、撮像部 5 4、垂直シフトレジスタ 5 2、水平シフトレジスタ 5 3、撮像素子制御回路 2 3、出力アンプ 5 5、5 6、及びコンパレータ 7 は、ワンチップ化されている。又、ワンチップ化された回路は、図示していないが、調光レベルを設定するためのレジスタ及び D/A コンバータも内蔵しており、更に、外部からこのレジスタを書き換えて調光レベルを変えるための通信機能も有している。

## 【 0 0 6 2 】

図 3 は、撮像部 5 4 における画素の配列を示す概略構成図である。2 次元に配列された第 1 群の画素 5 0 a 内に、所定の間隔で第 2 群の画素 5 0 b (ハッチングで示している) が配置されている。本実施の形態においては、汎用の CMOS 型撮像素子において、画像データを得るための画素の一部を、露光制御用の画素として用いることで、低コストな構成とできる。尚、本構成によれば、画像データの一部を露光制御用データとして用いることとなるため、第 2 群の画素の位置に、画素欠陥 (いわゆる黒キズ) と同等の状態が生じることとなるが、かかる画素欠陥は、通常生じうる黒キズと同様に、周囲画素の画像データより補正するこ

とができるため、大きな問題は生じないと考えられる。又、第2群の画素50bの数としては、第1群の画素50aが1Mピクセルあるとすると、30～100程度あると好ましい。第2群の画素50bは、アドレスにより特定され、常に出力している状態であると良い。かかる場合、複数個ある画素の出力を合わせて、一つの出力とできる。第2群の画素50bは、中央のみに配置されても良く、撮像部50全体にわたって所定間隔で配置されても良い。

## 【0063】

図4は、図3の撮像部を用いた場合における、信号取り出し用の配線図である。図4に示すように、第1群の画素50aと、第2群の画素50bとは、それぞれ独立の配線W2、W1により出力アンプ55、56に対して接続されている。

## 【0064】

図5は、本実施の形態の変形例にかかる撮像部54における画素の配列を示す概略構成図である。2次元に配列された第1群の画素50aの間に、第2群の画素50b（ハッチングで示している）が配置されている。本実施の形態においては、CMOS型撮像素子を専用に（第2群の画素50b専用の配線を含む）製作する必要があるものの、図3の構成と異なり、画素欠陥は生じないため、画質を高く維持することができる。

## 【0065】

図6は、図5の撮像部を用いた場合における、信号取り出し用の配線図である。図6に示すように、第1群の画素50aと、第2群の画素50bとは、それぞれ独立の配線W2、W1により出力アンプ55、56に対して接続されている。

## 【0066】

図7は、別な変形例にかかる撮像部54における画素の配列を示す概略構成図である。2次元に配列された第1群の画素50aの間に、ライン状に並べられた受光素子150b（ハッチングで示している）が配置されている。本実施の形態においても、CMOS型撮像素子を専用に製作する必要があるものの、図3の構成と異なり、画素欠陥は生じず、さらに画素50a間のスペースを有効活用することで、十分な量の露光制御用データを取得でき、また受光素子150b用の配線の長さも短縮することが可能となる。全ての第1群の画素50a間に、受光素

子150bを設けることが好ましいが、2つ（もしくはそれ以上）飛びに設けても良い。受光素子150bは、画素の他、フォトダイオードやフォトトランジスタを用いることもできる。

#### 【0067】

図8は、図7の撮像部を用いた場合における、信号取り出し用の配線図である。図8に示すように、第1群の画素50aと、受光素子150bとは、それぞれ独立の配線W2、W1により出力アンプ55、56に対して接続されている。

#### 【0068】

第1群の画素を第2群の画素として用いる場合の信号を読み出す方法としては、以下のものがある。

- 1) 全受光素子に同時にアクセスして、同時に信号を読み出して、それを加算して取り出す方法。この場合、全受光素子の出力トランジスタがONするようにXYアドレスを指定して、信号を読み出す。
- 2) 高速で1画素ずつ切り替えて読み出す方法。この場合はストロボ光の発光時間に対して十分早い時間間隔で信号を読み出す必要がある。1画素ずつ読み出された信号は外部で加算される。
- 3) 上記を組み合わせた方法。受光素子をいくつかのグループに分けて、グループごとに読み出す方法である。

#### 【0069】

1)の方法は、加算した信号が大きくなる可能性があり、転送路、出力アンプ等のダイナミックレンジを越えてしまう可能性がある。2)の方法は、アクセス周波数を高くしなければならないという問題がある。ストロボ光の発光時間は、数百 $\mu$ s程度なので、受光素子の数にも依存するが、第2群の画素を百個程度とすると、数10ns以下、できれば10ns程度以下のアクセススピードが必要となる。3)の方法は、その中間で、両方の長所、短所を併せ持つ。例えば、1カラム分の受光素子の信号を同時に読み出し、それを全カラムにわたって順に切り替えて読みだしていくような形になる。

#### 【0070】

個別に読み出す場合は、適応的に信号を利用することができる。CMOS型撮

像素子の場合、各画素ごとに信号が読み出せるので、ストロボ発光後に変化の大きい画素に注目して、信号を利用することができる。最初は全ての第2群の画素から信号を読み出すが、ストロボ発光後変化の大きい画素があれば、そのうちの幾つか或いは全部を選び、その画素からの信号のみを読み出す。つまり、例えば人物を撮影したときに、顔や、体等の反射光量を測りたい部分に注目して測光することになる。また、第2群の画素数が減る分、読出しサイクルが短くなり、時間軸方向の分解能が高くなり、より精度の高い測光が可能となる。又、専用の第2群の画素を設ける場合は、読出し回路も専用に設けることができる。出力回路も専用に設けることもできるが、画像信号の出力と共通にすることもできる。

## 【 0 0 7 1 】

図9は、本実施の形態にかかる撮影装置の一例である電子スチルカメラの概略構成を示す図である。図9において、27は、絞りやシャッタ速度を決定したり、各種回路に制御信号を出力するMPUであり、20はMPU27からのトリガ信号（発光スタート信号）を受けて発光装置であるストロボ2を発光させる発光回路であり、21は被写体3からの反射光を集光する撮影レンズであり、22は図1に示すCMOS型撮像素子である。23は判断部であるコンパレータ7からのストップ信号を受けて撮像素子22の露光量制御を行う撮像素子制御回路である。このように構成された電子スチルカメラの動作は、以下の通りである。

## 【 0 0 7 2 】

図10に示すストロボ発光特性図を参照しながら、本実施の形態の動作について説明する。図10に示す曲線fがストロボ2をフル発光させた時のストロボ発光曲線である。本実施の形態では、予め設定されているストロボモード時のシャッタ秒時（例えば1/60秒で図の $t_1 \sim t_s$ に相当）に基づいて、シャッターが閉じる時刻 $t_s$ よりストロボ2の最長発光時間 $T_2$ （通常 $50 \mu s \sim 500 \mu s$ ）だけ短かい時刻 $t_x$ にストロボ2を発光させる（発光量はコントロールせず、フル発光でよい。）。但し本実施の形態では、先ず、撮影レンズ21を通して撮像素子22の第1群の画素50a（図3）に入射した光により、被写体の明るさを測定し、MPU27によって絞りとシャッタ秒時を決めている。今、時刻 $t_1$ において撮像素子制御回路23がタイミングジェネレータ51に信号TRG1

を与えることによって、その光センサ部（図 1 のフォトダイオード D 1）内の電荷を掃き出すことで露光を開始する。

#### 【 0 0 7 3 】

次に所定時間経過後、時刻  $t_x$  において MPU 2 7 からトリガが入ると、発光回路 2 0 はストロボ 2 を発光させる。ストロボ発光により被写体 3 が照射される。被写体 3 からの反射光は、撮影レンズ 2 1 を介して撮像素子 2 2 に入射する。この間、ストロボ発光量は図 1 0 に示すように急激に増加する。又、時刻  $t_x$  において、MPU 2 7 からのストロボ発光信号と同時に、積分開始信号が積分回路（不図示）に入る。これにより、ストロボ光の積分がスタートする。

#### 【 0 0 7 4 】

積分回路は、第 2 群の画素 5 0 b の出力を積分し、その出力は時間と共に増加する。そして、その出力が予め定められた基準の調光レベルに達した時刻  $t_{s'}$  でコンパレータ 7 が動作し、ストップ信号を出力する。ストップ信号はコンパレータ 7 から MPU 2 7 を通して出力してもよい。

#### 【 0 0 7 5 】

撮像素子制御回路 2 3 は、このストップ信号を受けると、タイミングジェネレータ 5 1（図 1）に信号 TRG 2 を出力することにより、撮像素子 2 2 の露光動作を終了する。これにより、最適な露光状態における被写体 3 の画像情報が、各画素内の電荷蓄積部に記憶される。この時、撮像素子 2 2 の積分時間は  $t_1 \sim t_{s'}$  となり最初の設定（ $t_1 \sim t_s$ ）より（ $t_s - t_{s'}$ ）だけ短くなるが、この量は非常に短く、（ $t_s - t_1 \gg t_s - t_{s'}$ ）であるため問題にならないし、もともとストロボモード時のシャッタ秒時（例えば  $1/60$  秒  $t_1 \sim t_s$ ）も、特に意味のある数字ではないため全く問題にならない。

#### 【 0 0 7 6 】

一方、ストロボ 2 は時刻  $t_{s'}$  経過後も発光を続け、時刻  $t_s$  で消光する（ストロボ 2 が発光している時間は  $T_2$  である）。領域 A は撮像素子 2 2 に積分されて画像となった分の露光量、領域 B は画像形成には寄与しなかった分の露光量である。このように、本実施の形態によれば精密な発光量の制御が困難なストロボ発光を途中で停止することなく、最適露光量に達した時点のチャージ電荷量を記



憶部に記憶することができる。この結果、簡単な構成でストロボ発光時に露光量を高精度にコントロールすることができる。

## 【0077】

前述の露光制御の考え方は、日中シンクロ時（被写体が逆光の時などストロボを発光させることで、適切な露出の被写体像がとれる）にも適用でき、この時は、最初設定するシャッタ秒時（前記例の $1/60$ 秒に相当）が被写体の明るさにより変わる点を除けば、前述の例と同じである。但し、この時あまりシャッタ秒時が短くなると前記 $t_s - t_1 \gg t_s - t_{s'}$ が成り立たなくなり露光精度に影響を与えるので、この時は絞りを小さくし、シャッタ秒時がある程度長くなるようにする等の工夫が必要である。例をあげて説明する。例えば、ストロボが発光した直後に設定された露光量に達して、シャッタが閉じたとする。つまりほぼ、ストロボの最長発光時間だけシャッタ秒時のずれ（ $t_s - t_{s'}$ ）があったとする。

## 【0078】

シャッタ秒時のずれを $-0.2\text{EV}$ 以内にするには、ストロボ発光時間を $y\text{ms}$ 、ストロボ撮影可能なシャッタ速度 $x\text{ms}$ とすれば、 $y < (1 - 2^{-0.2})x$ となる。よってシャッタ秒時 $1/250$ までを可能にするにはストロボ発光時間は $517\mu\text{s}$ 以下、 $1/500$ までを可能にするにはストロボ発光時間は $258\mu\text{s}$ 以下、 $1/1000$ までを可能にするにはストロボ発光時間は $129\mu\text{s}$ 以下となる。又、シャッタ秒時のずれを $-0.4\text{EV}$ 以内にするには、同様に $y < (1 - 2^{-0.4})x$ であるから、シャッタ秒時 $1/250$ までなら $968\mu\text{s}$ 以下、 $1/500$ までなら $484\mu\text{s}$ 以下、 $1/1000$ までなら $242\mu\text{s}$ 以下、 $1/2000$ までなら $121\mu\text{s}$ 以下となり、シャッタ秒時のずれが大きいと、ストロボがあたっている被写体は適正露光であるが、ストロボ光がとどかない部分は露光不足、又は露光オーバーになってしまう。

## 【0079】

又、ストロボ最長発光時間（ $50\mu\text{s} \sim 500\mu\text{s}$ ）を固定ではなく、図示しないAF（オートフォーカス）システムからの距離情報に連動させることができる。例えば、設定絞りと考えあわせて（被写体距離） $\times$ （絞り）が小さければ、

発光量が少なくすむので、 $t_s - t_x$ を小さく見積もることができる。これと逆に（被写体距離） $\times$ （絞り）が大きければ発光量は多く必要になり、 $t_s - t_x$ を長く見積もることができる。

## 【0080】

図11は、（被写体距離） $\times$ （絞り）が小の時のストロボ発光特性を、図12は、（被写体距離） $\times$ （絞り）が大の時のストロボ発光特性をそれぞれ示した図である。前述したように、（被写体距離） $\times$ （絞り）が小さい時には発光量は少なくすむので、図11に示すようにA領域は小さくなる。これに対し、（被写体距離） $\times$ （絞り）が大きい場合には発光量が多く必要になり、図12に示すようにA領域は大きくなる。

## 【0081】

このような方法を用いれば、前述したような日中シンクロの時にシャッタ秒時が短くなっても、 $t_{s'} - t_x$ を見積もってあるので $t_s - t_{s'}$ を短くすることができ、前記例よりも誤差を少なくすることができる。従って、より高速の日中シンクロが可能となる。勿論、 $t_s$ よりも $t_{s'}$ が後になった場合には、最初に設定された $t_s$ は無視され、 $t_{s'}$ まで、つまりストップ信号が出力されるまで固体撮像素子の積分は続行される。但し、図では示されていないが、発光量が足りなくてストップ信号が出ない場合には、 $t_s$ か $t_{s'}$ のどちらかで光センサ部の蓄積された電荷を排出する。つまりシャッタを閉じる。又は $t_s$ か $t_{s'}$ よりも更に長い時間が経過した後手ぶれ限界のシャッタ秒時（例えば1/60秒）、或いは、最も遅いシャッタ秒時（例えば1/8秒）などで強制的に光センサ部の蓄積された電荷を転送して露光を終了するようにしてもよい。

## 【0082】

次に、図13に示す本実施の形態の撮影制御フローについて説明する。図13のステップS101で、撮影者がメインスイッチをオン操作すると、ステップS102で電力が各部に供給され、ステップS103でストロボ発光回路20におけるコンデンサ（不図示）が充電される。ストロボ充電は必要なときだけ行うようにしても良い。更に、ステップS104で撮影者がリリースボタン（不図示）を押すのを待ち、リリースボタンが押されたときに、ステップS105で、MP

U27は、第2群の画素50b（又は第1群の画素50a、或いは双方）の出力を用いて露出制御のための露出制御を開始し、ステップS106で露出制御が完了した後、ステップS107でストロボ発光が必要か否か判断する。露出制御の態様としては色々と考えられるが、第2群の画素50bから連続して読み出したデータに基づき、最適な露出条件を決定できる。

#### 【0083】

この際に、被写体照度が低いためストロボ発光が必要だと判断した場合、MPU27は、ステップS108で露光を開始し、ステップS109で発光回路20にトリガ信号を送ってストロボ2を発光させる。

#### 【0084】

露光開始後、または発光直前から、第2群の画素50bからの信号読出しを開始する。クロックごとに出力を読み出して、その出力値をチェックする。各第2群の画素50bは画素信号をそのまま使う。クロックごとに各画素からの信号を同時に読み出す。つまり各画素の出力を加算して読み出すことになる。ストロボ発光前から読出しを始めることは、すなわち発光前に各画素のリセットを行っていることに相当する。

#### 【0085】

ステップS110で、第2群の画素50bからの出力に基づいて、ストロボ発光量が所定値をオーバーしていないか判断する。ストロボ発光量が所定値をオーバーしたと判断すれば、MPU27は発光回路20に中止信号を送ることにより、ストロボ発光を強制的に終了、又は露光を終了（第1群の画素50aの電荷蓄積の中止又は電荷排出を）させる。一方、ストロボ発光量がオーバーしていないと判断すれば、MPU27は、ステップS113で予定の露光時間が終了するまで待ち、ステップS114で露光動作を完了する。

#### 【0086】

これに対し、被写体照度が高いためストロボ発光が不要だと判断した場合、MPU27は、ストロボ発光を行うことなく、ステップS112で露光を開始し、ステップS113で予定の露光時間が終了するまで待ち、ステップS114で露光動作を完了する。

## 【 0 0 8 7 】

その後、ステップ S 1 1 5 で、MPU 2 7 は、第 1 群の画素 5 0 a から画像信号を読み出して、ステップ S 1 6 で不図示のメモリに記憶させるようになっている。必要に応じて電源の供給が遮断される（ステップ S 1 1 7）。

## 【 0 0 8 8 】

以上の制御を補足説明すると、ストロボ発光後は、発光をトリガにして発光後に読み出された第 2 群の画素 5 0 b の画素信号をクロックごとに積分していくようにしている。積分した値をコンパレータ 7 において予め設定した閾値（調光レベル）と比較し、閾値に達したときに、撮像素子制御回路にストップ信号を出し、撮像素子の電子シャッタを閉じることにより露光を終了させる。

## 【 0 0 8 9 】

信号の取り出し方としてはクロックごとに読み出す以外に一度リセットしてクリアした画素から信号線を直結した状態で出力を取り出しても良い。この場合画素でストロボ光を積分することになる。各画素（受光素子）の出力を加算した信号をコンパレータ 7 で比較すると良い。図 1 4 を参照して後述するが、場合によっては、第 2 群の画素 5 0 b を選別することもできる。例えば高輝度な被写体からの光を受光している画素を第 2 群の画素とした場合、ストロボ光の強度に対して無視できない場合もありうる。このような画素の出力を調光制御用として用いた場合、ストロボ光の光量検出に誤差が生じる可能性がある。これを排除するためにあらかじめ第 2 群の画素をスキャンして高輝度被写体光を受光していないかどうかを検出し、受光している場合はこの画素を受光素子として用いないように除外するものである。ただし、ストロボ光は短時間に相対的に強い光を発するので、発光時間内での通常光の影響は無視できる可能性があり、その場合には選択作業は省略してもかまわない。

## 【 0 0 9 0 】

本実施の形態では予め設定した調光レベルに、第 2 群の画素の出力が達するとコンパレータ 7 からストップ信号が出力され、撮像素子制御回路 2 3 に入力される。これにより撮像素子制御回路は撮像素子の露光を終了させる。上記機能を撮像素子 2 2 上に集積させることもできる。調光レベル等の設定は外部から行って

も良い。

#### 【 0 0 9 1 】

カラー撮像素子の画素を第2群の画素として使う場合、BGRのフィルタにおいては、グリーンの画素で代表させる方法と、BGRそれぞれの画素をバランスよく選んで代表させる方法がある。第2群の画素だけ別の色フィルタを載せることも可能であり、或いは載せないことも可能である。

#### 【 0 0 9 2 】

図14は、図13のストロボ露光制御の変形例について、詳細に説明する撮影制御フローを示す図である。本変形例については、例えばライトのごとき発光体などの高輝度被写体からの光が、第2群の画素に入射した際における制御を示している。図13のステップS106で、露光制御が終了した後、図14のステップS201で、MPU27は、高輝度被写体からの光を受けた第2群の画素50bを分けるべきか判断する。画素を分けるべきと判断した場合、MPU27は、第2群の画素50bを高速でスキャンする（各画素の出力を調べる）。いずれかの画素の出力が、規定値（閾値）より低ければ高輝度被写体からの光でないと判断し、MPU27は、かかる画素を登録する。一方、いずれかの画素の出力が、規定値（閾値）以上であれば高輝度被写体からの光であると判断し、MPU27は、かかる画素を除外して、ストロボ調光を行う。閾値は固定値であっても良いが、3つ以上の画素信号があった場合、その平均値を求め、平均値よりかけ離れた画素信号を除外することも考えられる。

#### 【 0 0 9 3 】

ステップS206で全ての第2群の画素50bのスキャンが終了した場合、又は、ステップS201で、高輝度被写体からの光を受けた第2群の画素50bを分ける必要はないと判断した場合、MPU27は、ステップS207で露光を開始し、ステップS208で、第2群の画素50bをリセットし、ステップS209でストロボ発光回路20を介してストロボ2を発光させる。その後、ステップS210で、MPU27は、第2群の画素50aから出力される信号を読み出して、ステップS211で、かかる信号を積分し、積分値を規定値（閾値）と比較して、それを超えていればステップS214でストロボ発光を中止し、又は露光

を終了（第1群の画素50aの電荷蓄積の中止又は電荷排出）し、超えなければ、ステップS213で予定時間が過ぎるのを待った上で、図13のステップS114で露光を終了する。

#### 【0094】

以上述べた本実施の形態では、画像データ取得用の第1群の画素50aと、露光制御用のデータ取得用の第2群の画素50bとを独立させている。しかしながら、第2群の画素50bを、いわゆる非破壊読み出し可能な画素とすれば、蓄積された電荷を取り出すことなく、その量を確認できるため、第2群の画素50bに蓄積された電荷を画像データの一部として用いることができ、それにより画質の向上を図ることができる。又、積分開始を、第2群の画素50bの電荷を排出し終った後、第1群の画素50aの電荷を出力できる状態にしてから行ってもよい。

#### 【0095】

このように、CMOS型撮像素子を用いれば、任意の画素の電荷を読み出すことができるので、本実施の形態のごとく、撮像素子22の画素の一部を、露光制御用データ取得のために用いることができ、それによって従来技術で設けていたような被写界輝度を測定するための受光素子が不要となり、コスト低減や、外観デザインの自由度を高めることができる。

#### 【0096】

次に、図15、16を参照してCMOS型撮像素子の別な実施の形態について説明する。図15は、本実施の形態におけるCMOS型撮像素子の回路構成図である。図15に示すように、このCMOS型撮像素子は、2次元アレーセンサの構成を採っており、上記した構造の単位画素が列方向及び行方向にマトリクス状に並ぶように配置されている。

#### 【0097】

また、垂直走査信号（VSCAN）の発生回路である垂直シフトレジスタ102が画素領域の左側に配置されている。行ごとに行方向に並ぶ単位画素100内のMOSトランジスタQxxaのゲートに、垂直シフトレジスタ102から行うごとに一つずつ出ている垂直走査信号供給線v1、v2がそれぞれ接続されてい

る。

#### 【0098】

また、水平走査信号（HSCAN）の発生回路である水平シフトレジスタ103が画素領域の下側に配置されている。列ごとに列方向に並ぶ単位画素100内のMOSトランジスタ $Q_{xxa}$ のソースが列ごとに異なる垂直出力線 $h_1$ 、 $h_2$ に接続されている。各垂直出力線 $h_1$ 、 $h_2$ は列ごとに異なるスイッチとしてのMOSトランジスタ $Q_{01}$ 、 $Q_{02}$ のドレインに一つずつ接続されている。各スイッチ $Q_{01}$ 、 $Q_{02}$ のゲートは水平走査信号（HSCAN）の発生回路である水平シフトレジスタ103に接続されている。

#### 【0099】

また、シャッタ信号（VSHT）とドレイン電圧（VDD）の発生回路であるタイミングジェネレータ101が画像領域の右側に配置されている。二次元的に配置された全ての単位画素100内のMOSトランジスタのドレインに、ドレイン電圧（VDD）の発生回路であるタイミングジェネレータ101から出ているドレイン電圧供給線がそれぞれ接続されている。さらに、二次元的に配置された全ての単位画素100内のMOSトランジスタのゲートに、シャッタ信号（VSHT）の発生回路であるタイミングジェネレータ101から出ているシャッタ信号供給線がそれぞれ接続されている。

#### 【0100】

また、各スイッチ $Q_{01}$ 、 $Q_{02}$ のソースは共通の定電流源104を通してアンプ105に接続されており、さらにアンプの出力は出力106に接続されている。即ち、各単位画素100内のMOSトランジスタ $Q_{xxb}$ のソースは、トランジスタ $Q_{xxa}$ 、 $Q_{01}$ 及び $Q_{02}$ を介して定電流源104に接続され、画素単位のソースフォロア回路を形成する。従って、各MOSトランジスタ $Q_{xxb}$ のゲート-ソース間の電位差、及びバルク-ソース間の電位差は接続された定電流源（負荷回路）104により決定される。

#### 【0101】

垂直走査信号（VSCAN）及び水平走査信号（HSCAN）により、逐次、各単位画素のMOSトランジスタ $Q_{xxb}$ を駆動して光の入射量に比例した映像

信号 (Vout) が読み出される。上記のように、単位画素 100 は受光ダイオード Dxx 及び MOS トランジスタ Qxxb、Qxxa で構成されるので、画素の部分 CMOS 技術を用いて作成することができる。従って、上記画素部分を、走査回路 101 ~ 103 及び定電流源 104 等周辺回路とを同じ半導体基板に作成することができる。

#### 【 0 1 0 2 】

この素子構造の特長はプログレッシブスキャン型 CCD 撮像素子の様に全画素同時に露光を開始し、終了することができる点にある。これはストロボのような短時間しか発光しない光源を用いて正確な露光制御を行うときに有効である。通常の CMOS 型撮像素子では一画素ずつ順に読み出していくか、または一ラインずつ読み出していくことになる。この場合、通常の露光においては問題ないが、ストロボ光の様な短時間の発光による露光を行う場合に、露光条件が限定される。つまり、全画素が露光を行っている間に発光開始し、発光終了しなければならない。本素子の様に電荷の転送を中止することによる露光終了を行うことはできない。

#### 【 0 1 0 3 】

図 16 は、図 15 のセンサを用い、D11 を第 2 群の画素として用いた例に関わり、本実施の形態の CMOS 型撮像素子を動作させるための各入力信号のタイミングチャートである。p 型のウェル領域を用い、かつ光信号検出用トランジスタ Qxxb が nMOS の場合に適用する。素子動作は掃き出し期間 (初期化) - 蓄積期間 (露光期間) - 読み出し期間 - 掃き出し期間 (初期化) - . . . . . というように繰り返し行うことができる。

#### 【 0 1 0 4 】

かかる構成の動作について詳細に述べる。電圧値として 0V、VL (例えば 1V 位)、VM (例えば 3V 位)、VH (例えば 5V 位) の 4 つの値がある。掃き出し期間は VDD、VSH に VH を加える (t0)。これによりフォトダイオード Dxx 及び MOS トランジスタ Qxxb のゲート下のキャリアポケットに蓄積された電荷を掃き出すことができる。初期化が完了した後、VDD を VM に、VSH を VL にする (t1)。これにより、フォトダイオードに入射した光量に応



じて電荷が発生し、発生した電荷はMOSトランジスタのゲート下に形成されたキャリアポケットに流れ込む。ここから露光が開始される。露光期間の後半にストロボを発光させる ( $t_3$ )。時刻  $t_3$  の少し前の時刻  $t_2$  で、 $I_{11}$ 、 $D_{11}$  からの信号の読み出しを開始する。 $h_1$  を用いて、一定時間間隔毎に  $D_{11}$  から信号を読み出し積分して行く。積分値がある閾値に達したとき、すなわちストロボの発光量が適正值になったところで露光を終了させる。このとき  $V_{SH}$  を  $V_L$  から  $V_M$  にすることによりそれを実現する ( $t_4$ )。これにより露光期間中にフォトダイオード  $D_{xx}$  から MOS トランジスタ  $Q_{xxb}$  のゲート下のキャリアポケットに流れ込んでいた電荷の流れが止まり、露光が終了する。このあと水平シフトレジスタ、垂直シフトレジスタを動作させることにより読み出しが開始される。例えば  $H_1$ 、 $V_1$  をそれぞれ 0 V から H にすることにより ( $t_5$ )、 $Q_{11b}$  からの信号を読み出すことができる。同様に  $H_x$ 、 $V_x$  の組み合わせにより全ての画素の信号を読み出すことができる。全ての信号を読み出した後、再び  $V_{DD}$  と  $V_{SH}$  を  $V_H$  とすることにより初期化を行い、次の露光に備える。このあと一定時間置いて、あるいはストロボ発光が終了した後、各画素からの信号を読み出す。このとき、 $D_{11}$  を含む画素からの信号は、すでに読み出されてしまっているため、電荷はあまり残っていない。上記例は 4 画素のセンサを用い、このうちの 1 画素を受光素子として利用したものである。画素数が増えても基本的には同じである。ただ第 2 群の画素が複数個になるので、これらの画素からの信号が同時に読み出せるように、各画素の読出しトランジスタが ON するようにアドレスを設定する。読み出した信号は加算され読み出される。加算したときの出力信号が大きくなりすぎて、出力アンプのダイナミックレンジを越えてしまうような場合も想定される。この場合は読出しのためのクロックを早くして、第 2 群の画素を 1 画素ずつ、またはいくつかずつにまとめて全部同時でなく、分割して 1 画面分の信号を読み出すことも可能である。出力信号は外部で加算、積分されることになる。以上のべた CMOS 型撮像素子の基本的構造に関しては、例えば特開平 11 - 195778 号公報に開示されているので、以下に詳細は記載しない。

【0105】

図 17 (a) は、別な実施の形態にかかる電子スチルカメラの概略構成図であ

り、図 1 7 ( b ) は、撮像素子 2 2 を被写体側から見た図である。本実施の形態は、図 9 に示す実施の形態に対して、第 2 群の画素の位置のみが主として異なるので、同様の点については説明を省略する。

#### 【 0 1 0 6 】

図 1 7 において、基板 2 2 a 上に、第 1 群の画素（不図示）のみを備えた撮像部 5 0 が配置され、その下方には、第 2 群の画素 5 0 b の集合体が配置されている。第 2 群の画素 5 0 b の信号は、図 9 の実施の形態と同様に、コンパレータ 7 に出力されるようになっている。このとき、第 2 群の画素は 1 画素でも可能である。

#### 【 0 1 0 7 】

更に、本実施の形態においては、撮影レンズ 1 と撮像素子 2 2 との間にハーフミラー 6 0 が設けられ、被写体 3 からの反射光の一部を光軸直角方向に反射させる。ハーフミラー 6 0 からの光は、ミラー 6 1 により反射され、第 2 群の画素 5 0 b に入射するようになっている。その出力を用いた露光制御に関しては、上述した実施の形態と同様であるので説明を省略する。かかる実施の形態によれば、撮像部 5 0 は、信号取り出し用の配線も含めて、汎用の CMOS 撮像素子を用いることができるため、コストをより低減させることができる。尚、ハーフミラー 6 0 とミラー 6 1 とで光学系を構成する。

#### 【 0 1 0 8 】

以上、本発明を実施の形態を参照して説明してきたが、本発明は上記実施の形態に限定して解釈されるべきではなく、適宜変更・改良が可能であることはもちろんである。例えば、ストロボ調光に限らず、本発明は露光制御全般に用いることができる。又、本発明は電子スチルカメラに限らず、放射線撮影装置など、各種の撮影装置に適用できる。

#### 【 0 1 0 9 】

また、G フィルタの載った画素のみを、露光制御データ取得用の第 2 群の画素として利用することも考えられる。更に、第 2 群の画素の位置を固定する必要はなく、例えば中央重点測光の場合、撮像部の中央の画素から第 2 群の画素を選択し、平均測光の場合、撮像部全体から第 2 群の画素を選択することもできる。

## 【 0 1 1 0 】

画像データ取得用の端子と、露光データ取得用の端子を共用しても良いし、別にストロボ光量積分出力端子を設けても良い。第2群の画素からの信号をスキャンして読み出すときに、部分ごとに分けて読み出すこともできる。例えば、重要な被写体は中心部にあることが多いので、中心から読み出していったり、列または行ごとに読み出したり、らせん状に読み出すことも考えられる。一つの画素内にメモリ（電荷蓄積部）を2つ設け、ストロボ発光前の画像電荷と、発光後の画像電荷を別々に記録することで、発光前のデータは無傷で取得できる。ストロボ発光時刻の制御のため、予め適正光量を見積もっておき、露光終了時刻よりもその分、以前に発光させることができる。

## 【 0 1 1 1 】

## 【発明の効果】

本発明の画像処理システムによれば、必要な部品数や調整工数を減少させることにより、コストが低く、デザインの的にも制約の少ない又誤差の小さい調光の可能な撮影装置及びそれに用いる撮像素子を提供することができる。

## 【図面の簡単な説明】

## 【図1】

本実施の形態にかかるCMOS型撮像素子の等価回路図である。

## 【図2】

図1の撮像素子を含む撮像素子回路20の概略構成図である。

## 【図3】

撮像部54における画素の配列を示す概略構成図である。

## 【図4】

図3の撮像部を用いた場合における、信号取り出し用の配線図である。

## 【図5】

本実施の形態の変形例にかかる撮像部54における画素の配列を示す概略構成図である。

## 【図6】

図5の撮像部を用いた場合における、信号取り出し用の配線図である。

【図 7】

別な変形例にかかる撮像部 5 4 における画素の配列を示す概略構成図である。

【図 8】

図 7 の撮像部を用いた場合における、信号取り出し用の配線図である。

【図 9】

本実施の形態にかかる撮影装置の一例である電子スチルカメラの概略構成を示す図である。

【図 1 0】

ストロボ発光特性図である。

【図 1 1】

(被写体距離) × (絞り) が小の時のストロボ発光特性を示す図である。

【図 1 2】

(被写体距離) × (絞り) が大の時のストロボ発光特性をそれぞれ示した図である。

【図 1 3】

本実施の形態の撮影制御フローを示す図である。

【図 1 4】

図 1 3 のストロボ露光制御の変形例について、詳細に説明する撮影制御フローを示す図である。

【図 1 5】

本実施の形態における CMOS 型撮像素子の回路構成図である。

【図 1 6】

本実施の形態のタイミングチャート図である。

【図 1 7】

図 1 7 (a) は、別な実施の形態にかかる電子スチルカメラの概略構成図であり、図 1 7 (b) は、撮像素子 2 2 を被写体側から見た図である。

【符号の説明】

2 ストロボ

7 コンパレータ

2 2 C M O S 型 撮 像 素 子

2 3 撮 像 素 子 制 御 回 路

2 7 M P U

5 0 撮 像 部

5 0 a 第 1 群 の 画 素

5 0 b 第 2 群 の 画 素

5 1 タ イ ミ ン グ ジ ェ ネ レ ー タ

5 2 垂 直 シ フ ト レ ジ ス タ

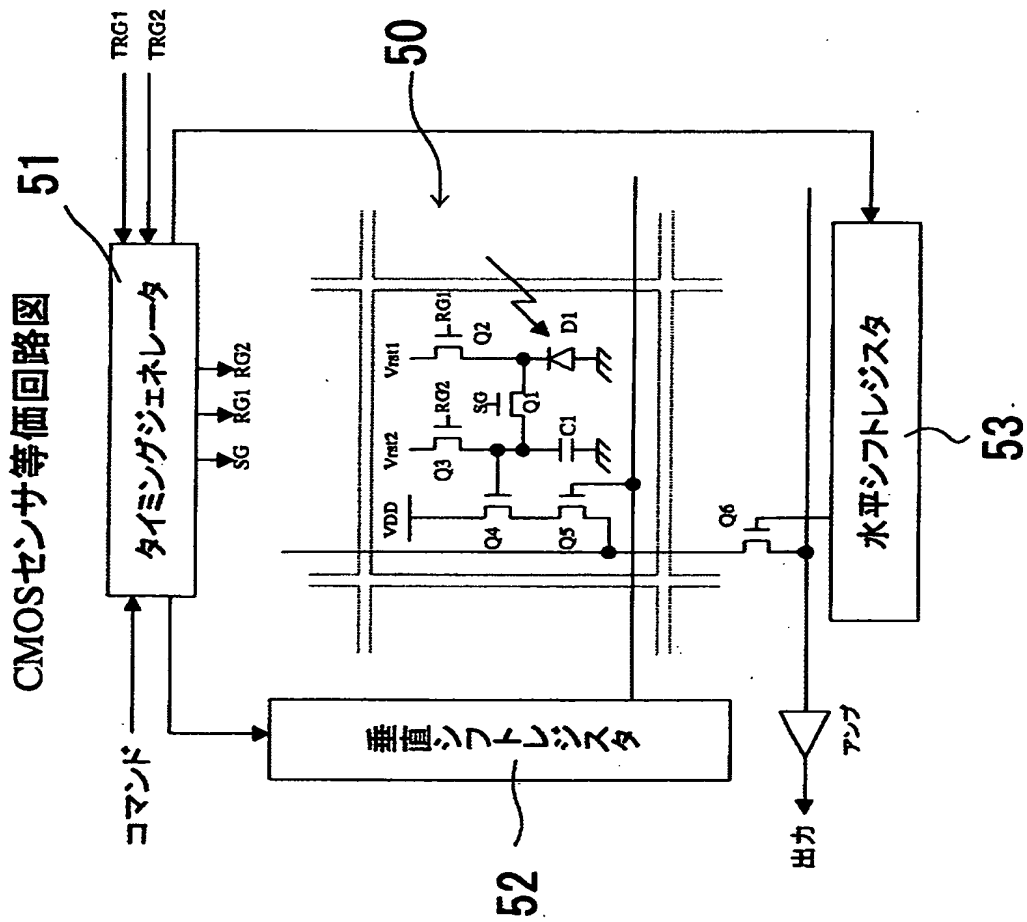
5 3 水 平 シ フ ト レ ジ ス タ

1 5 0 b 受 光 素 子

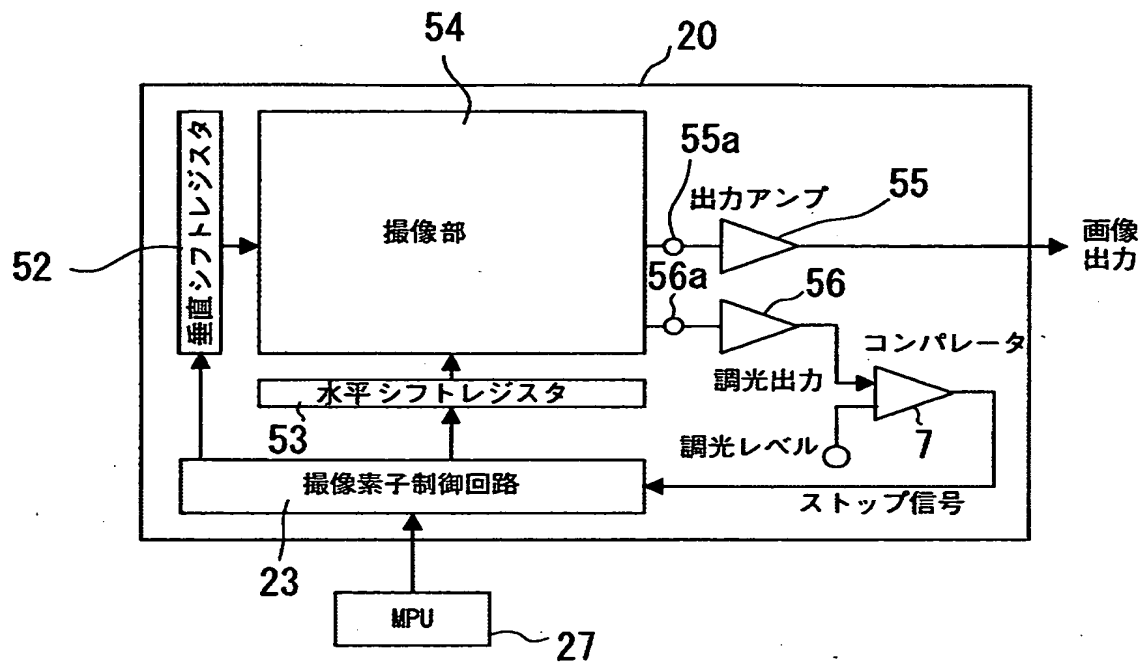
【書類名】

図面

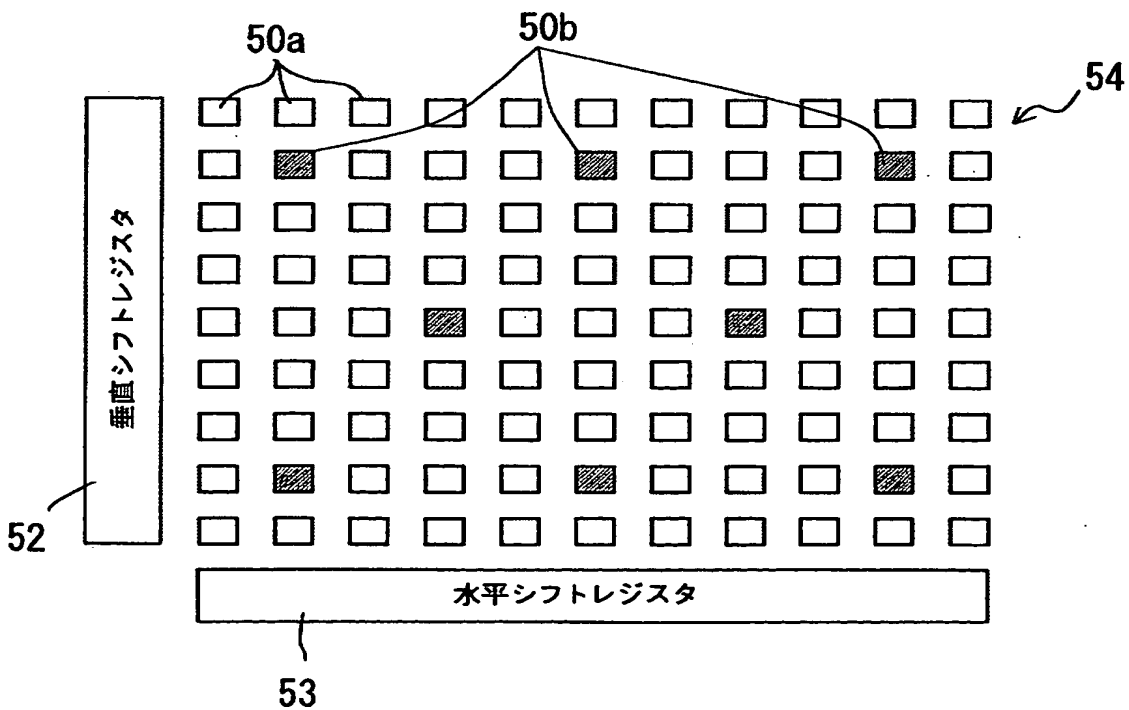
【図1】



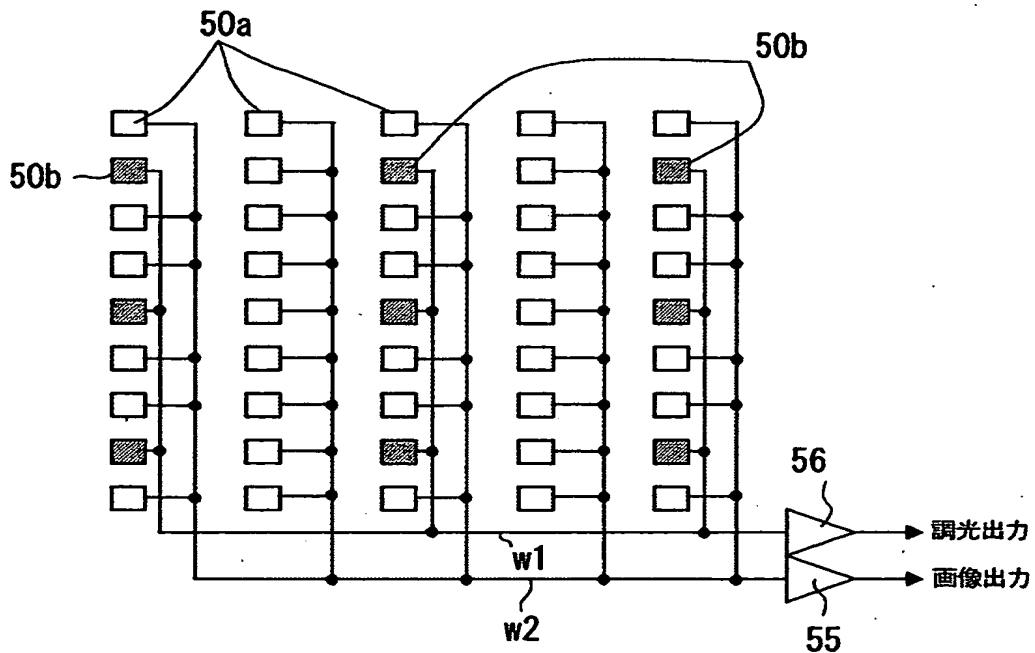
【図 2】



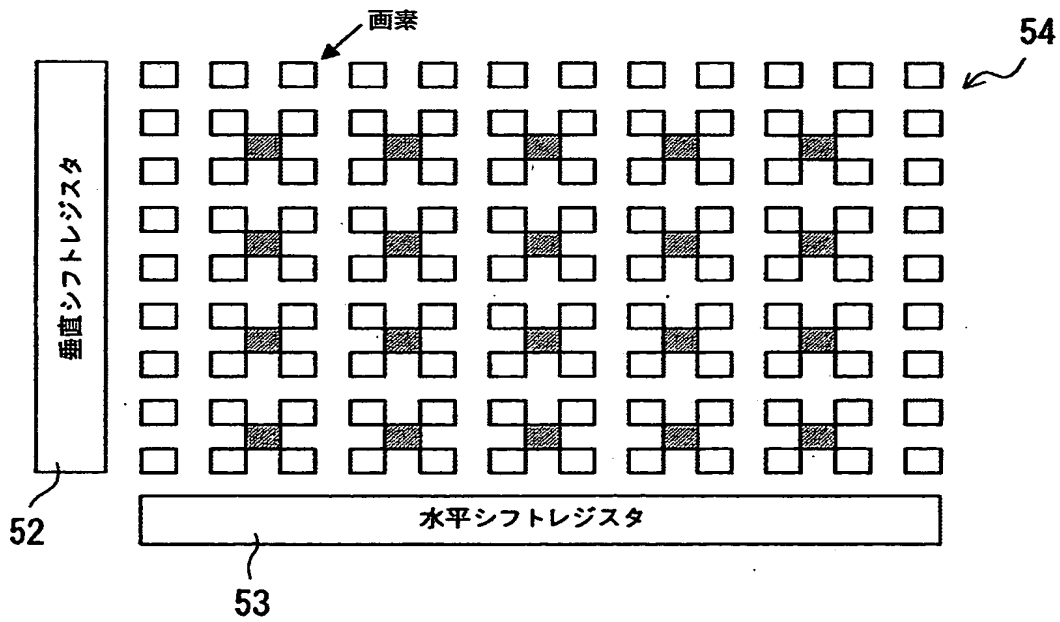
【図 3】



【図4】

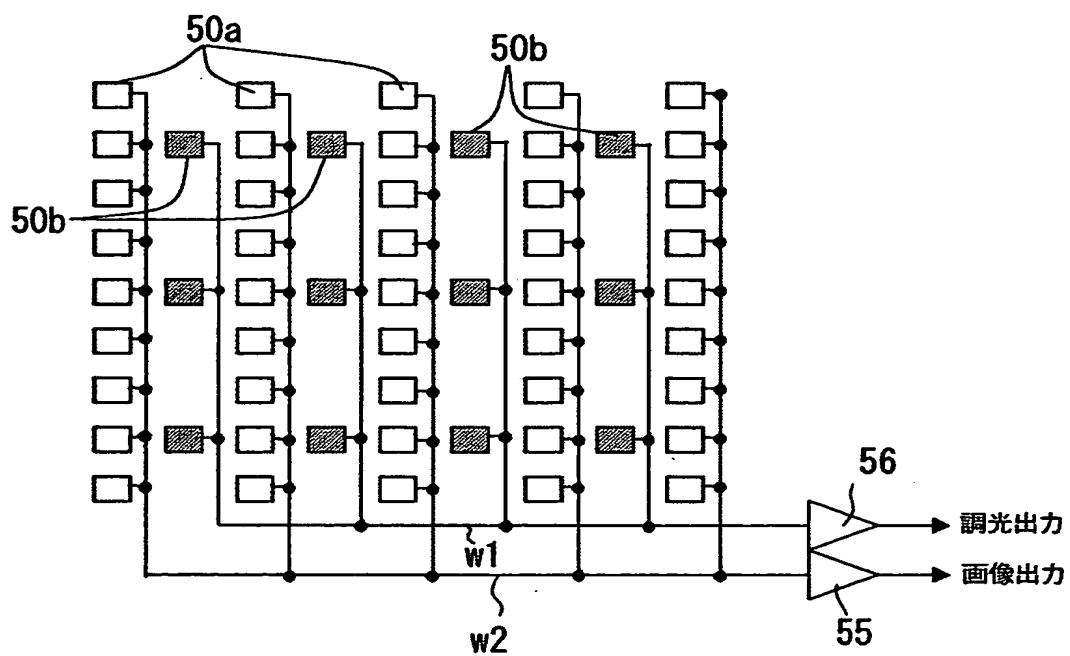


【図5】

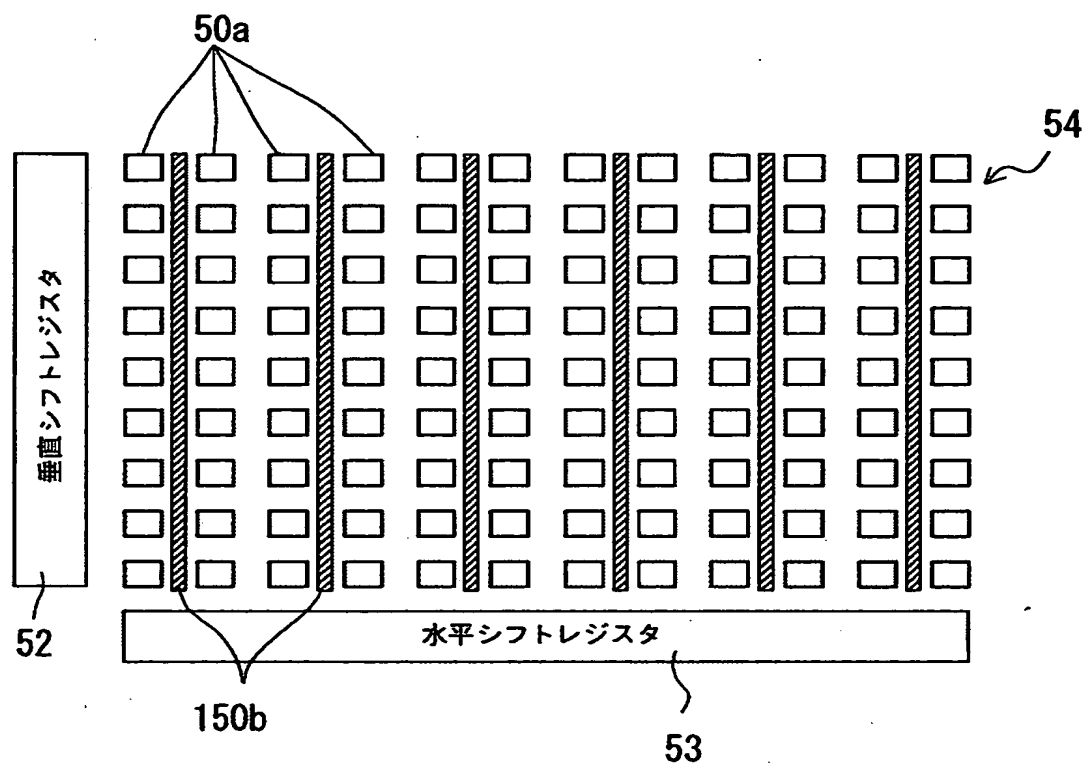




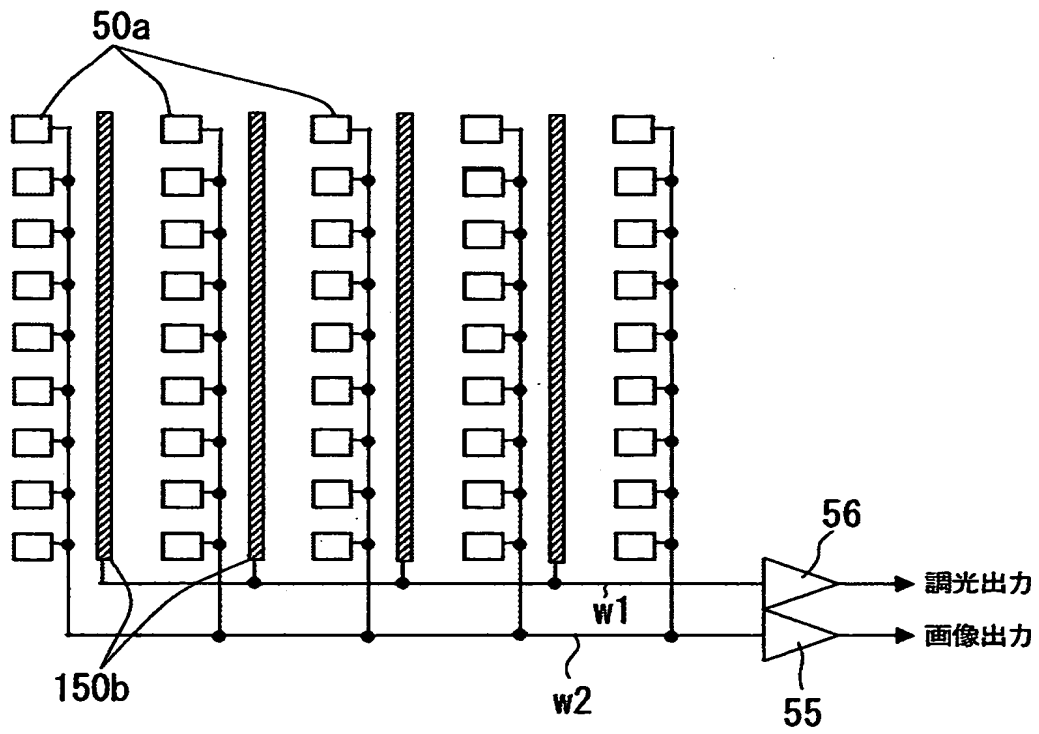
【図 6】



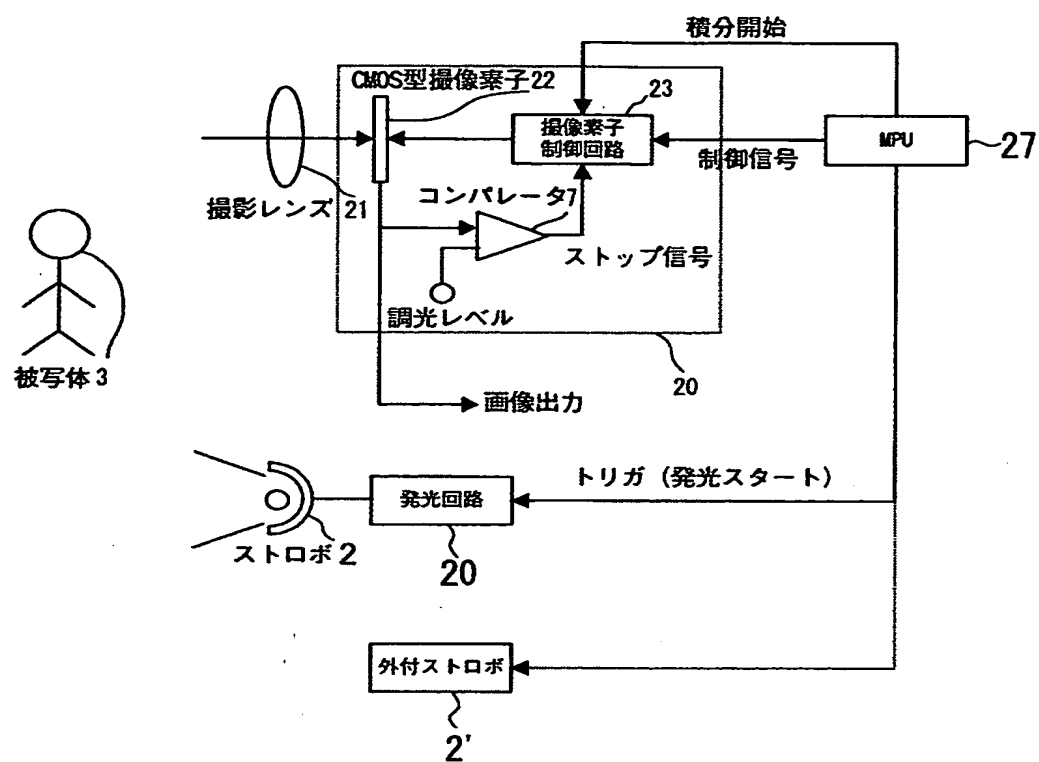
【図 7】



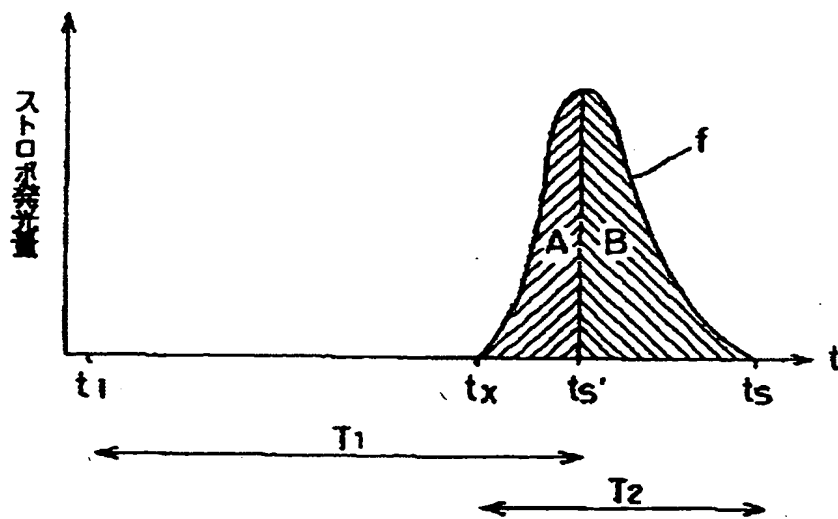
【図 8】



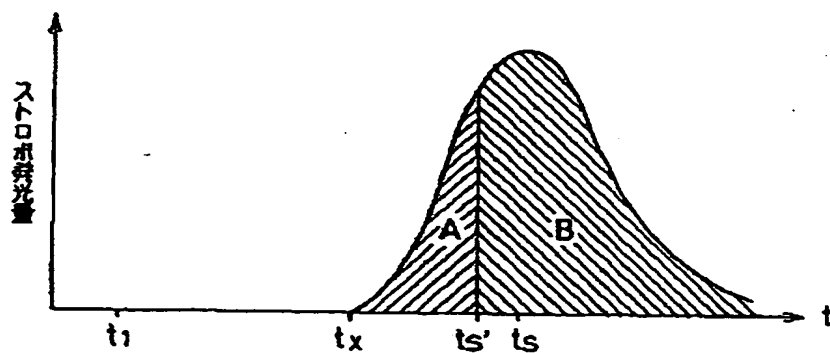
【図9】



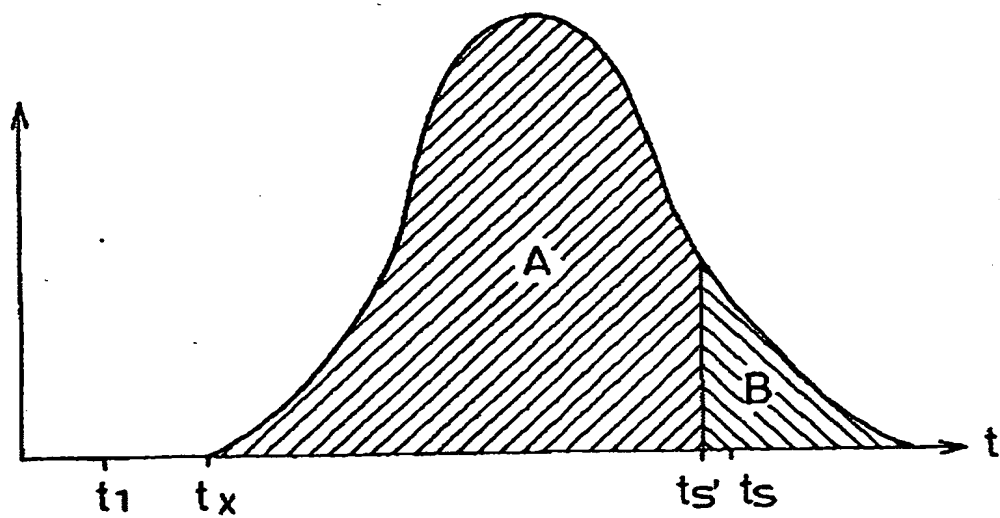
【図 10】



【図 11】

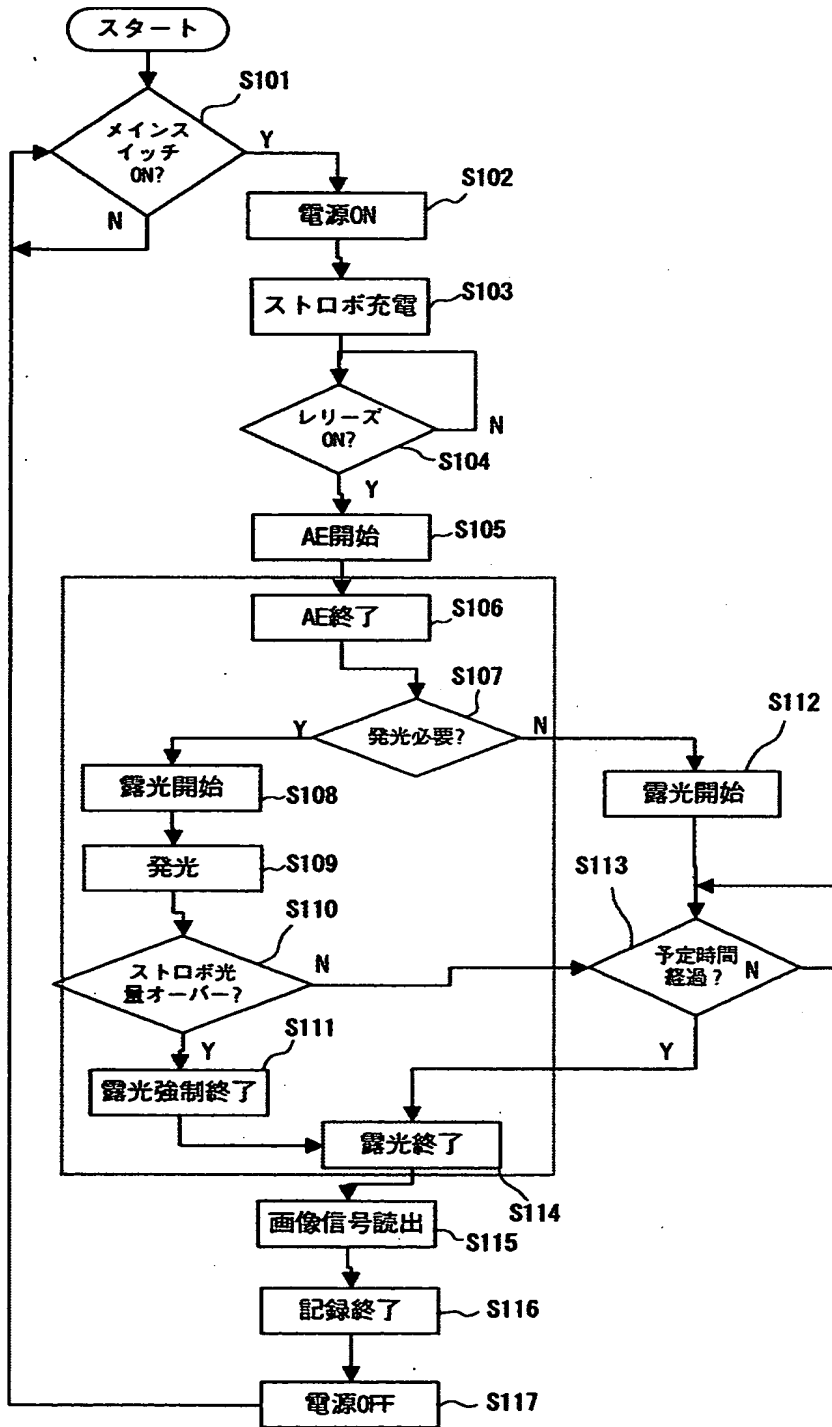


【図12】

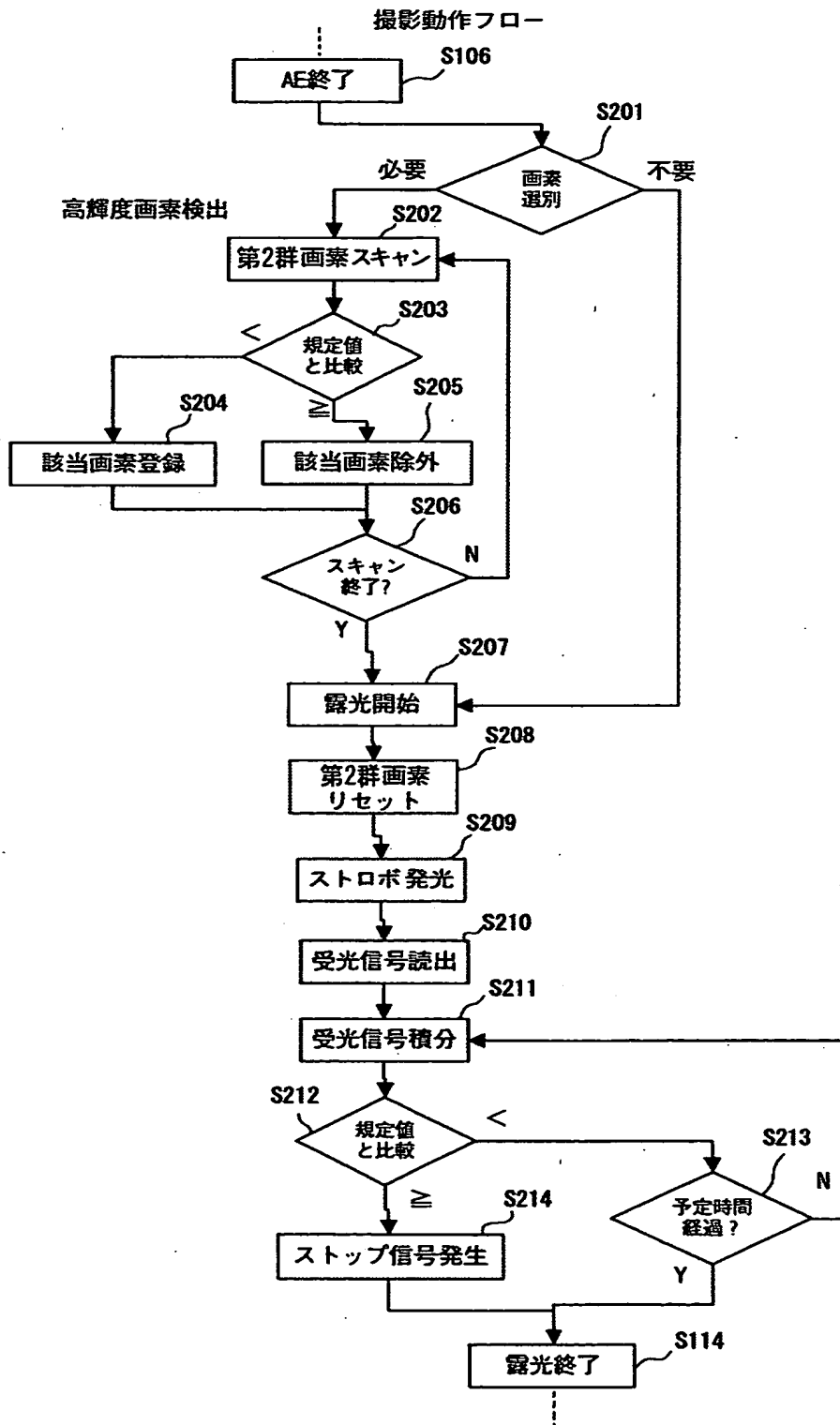


【図 13】

撮影動作フロー

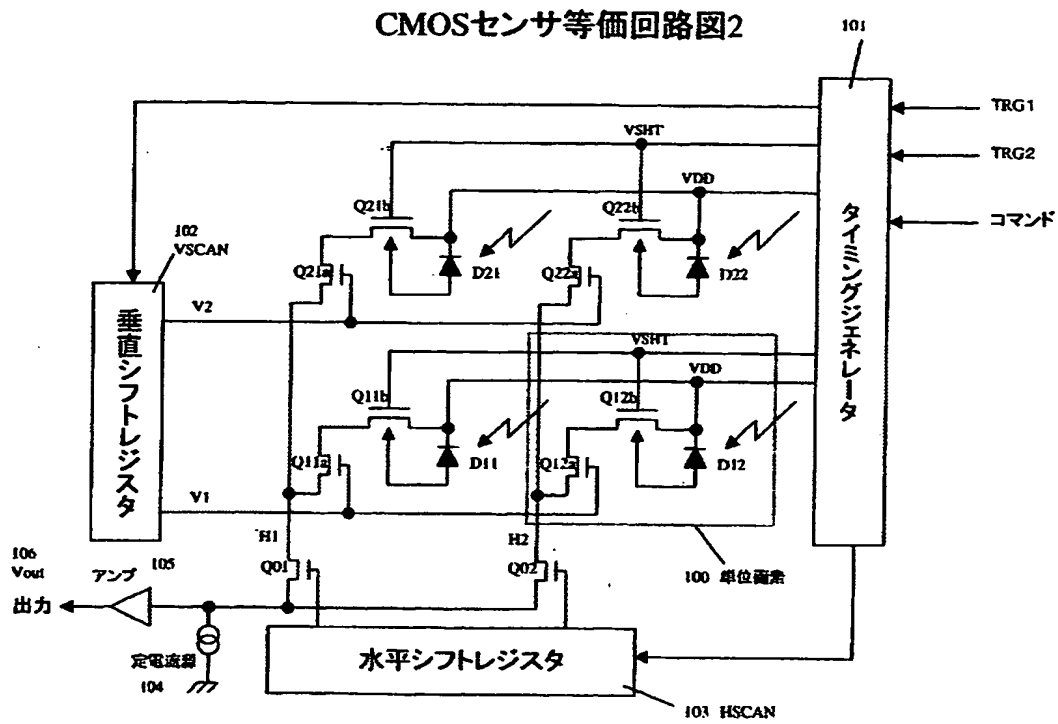


【図14】



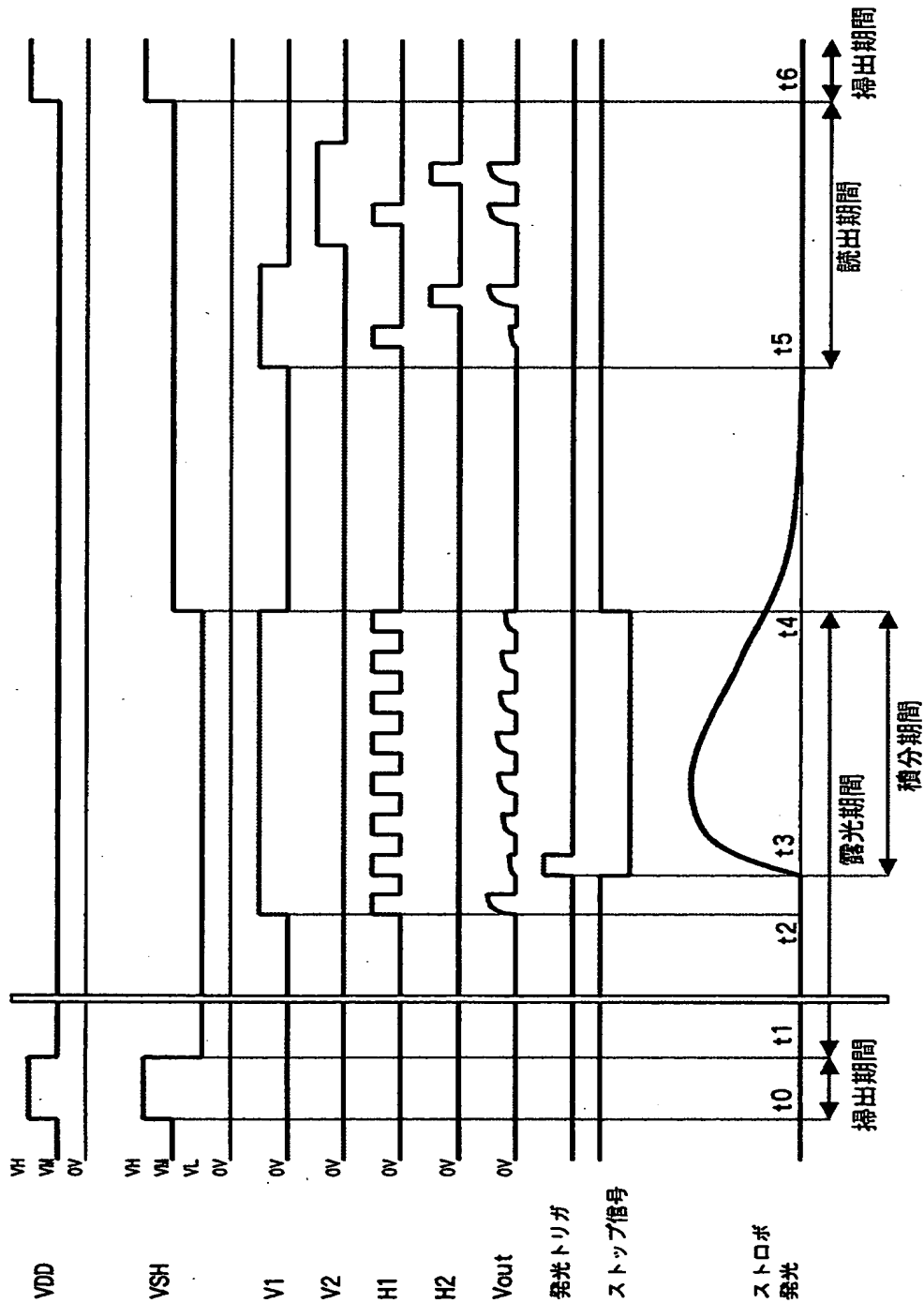


【図15】

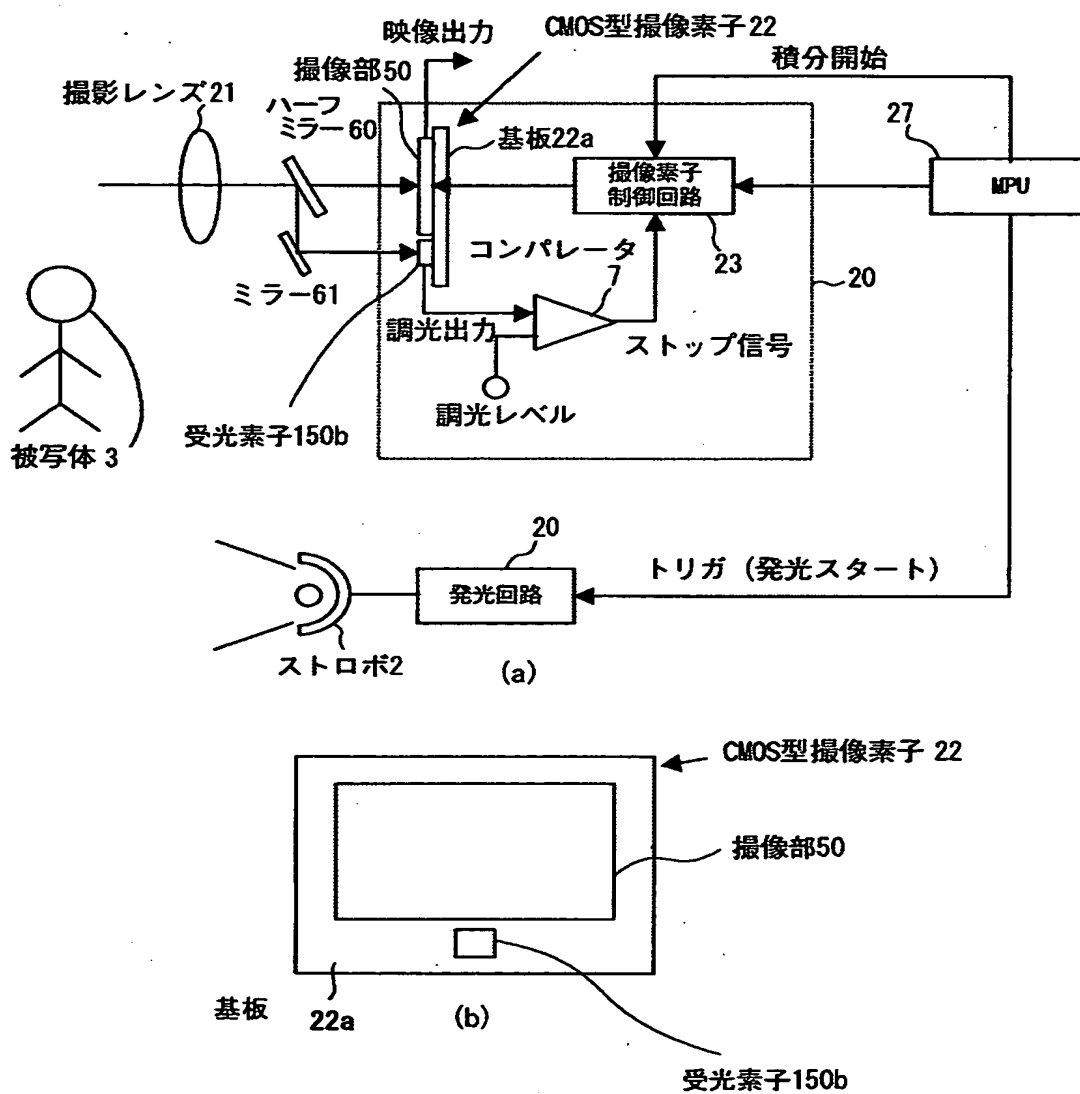


【図16】

タイミングチャート



【図17】



【書類名】 要約書

【要約】

【課題】

必要な部品数や調整工数を減少させることにより、コストが低く、デザイン的にも制約の少ない又誤差の小さい調光の可能な撮影装置及びそれに用いる撮像素子を提供する。

【解決手段】

撮像素子 2 2 の第 1 群の画素 5 0 a は、被写体 3 の像を画像データに変換するために用いられ、撮像素子 2 2 の第 2 群の画素 5 0 b は、被写体 3 からの反射光の量を検出するために用いられ、第 2 群の画素 5 0 b に蓄積された電荷が閾値を超えたときに、第 1 群の画素 5 0 a の電荷蓄積の中止、及び第 1 群の画素 5 0 a に蓄積された電荷の排出の少なくとも一方が行われるので、従来技術のごとく専用の受光素子や、その光学系を別個に設けることなく露出制御が行えるようになり、それにより電子スチルカメラのコンパクト化を図れ、デザイン設計の自由度が広がると共に、コストを低減させることが可能となる。

【選択図】 図 9

特2001-019503

認定・付加情報

特許出願の番号	特願2001-019503
受付番号	50100115152
書類名	特許願
担当官	第七担当上席 0096
作成日	平成13年 1月30日

<認定情報・付加情報>

【提出日】 平成13年 1月29日

次頁無

出 願 人 履 歴 情 報

識別番号 [000001270]

1. 変更年月日 1990年 8月14日

[変更理由] 新規登録

住 所 東京都新宿区西新宿1丁目26番2号

氏 名 コニカ株式会社